

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-287715

(P2002-287715A)

(43) 公開日 平成14年10月4日 (2002.10.4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 5 C 0 0 6
	5 7 5		5 7 5 5 C 0 8 0
G 0 9 G 3/20	6 4 1	G 0 9 G 3/20	6 4 1 E
			6 4 1 G

審査請求 未請求 請求項の数 8 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2001-94072 (P2001-94072)

(22) 出願日 平成13年3月28日 (2001.3.28)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 伊藤 昭彦

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

最終頁に続く

(54) 【発明の名称】 電気光学装置の駆動方法、電気光学装置の駆動装置、電気光学装置および電子機器

## (57) 【要約】

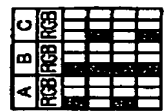
【課題】 パッシブマトリクス型およびアクティブマトリクス型のFRC (FrameRate Control) 方式の電気光学装置において、フリッカを低減する。

【解決手段】 入力階調データに応じて、3フレーム周期で、図5に示す制御パターンに基づいてオンオフ制御し、該入力階調データを表示する。本発明においては、グループA、B、C毎に異なるオンオフ制御パターンを与えることができる。これにより、何れかのグループの一時的階調を若干変化させれば、全体として微妙な階調を表現できる。これにより、必要とされる階調数が多い場合においても、各ドットのオンオフ周期を短くでき、フリッカを防止することができる。

(c) (R, G, B) = (10, 10, 10)



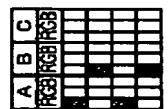
(d) (R, G, B) = (10, 00, 00)



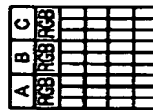
(e) (R, G, B) = (01, 01, 01)



(f) (R, G, B) = (01, 00, 00)



(g) (R, G, B) = (00, 00, 00)



第4nライン  
第4n+1ライン  
第4n+2ライン  
第4n+3ライン

(h) (R, G, B) = (11, 11, 11)



第4nライン  
第4n+1ライン  
第4n+2ライン  
第4n+3ライン

(2)

1

## 【特許請求の範囲】

【請求項1】 配列された複数のドットのオン、オフまたは一時的階調を入力階調データに対応してフレーム毎に制御して階調表示を行う電気光学装置の駆動方法であって、前記複数のドットを複数のグループに分割し、同一入力階調データに対してこれらグループ毎に異なる制御パターンを用いてオン、オフまたは一時的階調の制御を行うことを特徴とする電気光学装置の駆動方法。

【請求項2】 前記複数のドットは行および列方向に沿って配列され、行または列方向に隣接する任意の2つのグループには、同一入力階調データに対して異なる制御パターンが用いられることを特徴とする請求項1記載の電気光学装置の駆動方法。

【請求項3】 前記各制御パターンは、少なくとも一部の入力階調データに対応して異なる一時的階調を前記各グループに与えることを特徴とする請求項1記載の電気光学装置の駆動方法。

【請求項4】 1フレームを複数のサブフィールドに分割し、マトリクス状に配設された複数のドットを該サブフィールド毎にオンまたはオフすることによって階調表示を行う表示装置の駆動方法であって、同一入力階調データに対して前記各サブフィールド毎のオンオフの制御パターンをフレーム毎に切り換えることを特徴とする電気光学装置の駆動方法。

【請求項5】 請求項1乃至4の何れかに記載の駆動方法を実行することを特徴とする電気光学装置の駆動装置。

【請求項6】 複数のドットを複数の走査線と複数の信号線との交差に対応して一定の規則性で配列してなり、前記ドットのオンまたはオフを、階調レベルに対応してフレーム毎に制御して階調表示を行う電気光学装置であって、前記複数のドットを複数のグループに分割し、同一入力階調データに対してこれらグループ毎に異なる制御パターンを用いてオン、オフまたは一時的階調の制御を行う制御回路を有することを特徴とする電気光学装置。

【請求項7】 複数の走査線と、複数の信号線と、これら走査線および信号線の各交差に対応して配設されドットを構成するドット電極と、前記ドット電極毎に設けられ、当該走査線を介して供給される走査信号によって、当該信号線と当該ドット電極との導通を制御するスイッチング素子とを備えた素子基板と、前記ドット電極に対して対向配置された対向電極を備える対向基板と、前記素子基板と前記対向基板との間に挟持された電気光学材料と、

1フレームを分割したサブフィールド毎に前記走査信号を前記走査線の各々に順次供給する走査線駆動回路と、階調データを前記各サブフィールド毎のデータに変換す

2

るデータ変換回路と前記各サブフィールド毎に、同一入力階調データに対してフレーム毎に制御パターンが異なるオンまたはオフのデータ信号を、それぞれ当該ドットに対応する走査線に前記走査信号が供給される期間に、当該ドットに対応する信号線に供給する信号線駆動回路とを具備することを特徴とする電気光学装置。

【請求項8】 請求項6または7に記載の電気光学装置を有することを特徴とする電子機器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、各種情報の表示に用いて好適な電気光学装置の駆動方法、電気光学装置の駆動装置、電気光学装置および電子機器に関する。

【0002】

【背景技術】一般に、カラー表示装置では、1画素を、R（赤）、G（緑）、B（青）の各原色に対応して3ドット（サブ画素）に分割するとともに、各色のドットを階調表示して、カラー階調表示を行う構成となっている。このような階調表示の方式の1つとして、フレーム単位で各ドットのオンオフを制御するFRC（Frame Rate Control）方式が知られている。

【0003】ここで、パッシブマトリクス型の液晶表示装置を用いてFRC方式を採用し、1ドットについて、例えば16階調表示（1画素について4096色のカラー表示）を行う場合を想定する。この場合、あるドットについて、15フレームのうち、オン（またはオフ）させるフレームを、当該ドットの階調レベルに応じて0～15の16段階で変化させることで、階調表示が行われる。ただし、オンまたはオフさせるドットを時間的、空間的に集中させると、いわゆるフリッカの原因となるので、オンまたはオフさせるドットを、なるべく時間的、空間的に分散させるのが一般的である。

【0004】例えば5/15階調とするドットについては、15フレームのうち、5フレームだけオンさせれば良いが、単純に、第1～第5フレームにおいてオンさせて、残りの第6～第15フレームにオフさせるような方式では、フリッカが目立ってしまう。このため、例えば、第1、第4、第7、第10、第13フレームのように3フレーム毎にオンさせて、あるドットに着目したときに、オンさせるフレームを時間的に分散させる方式が採用される。同様に、例えば10/15階調とするドットについては、例えば、第1、第2、第4、第5、第7、第8、第10、第11、第13、第14フレームにおいてオンさせて（3フレーム毎にオフさせて）、15フレームのうち、オンさせる10フレームを時間的に分散させる方式が採用される。

【0005】一方、隣接するドット同士を同時にオンオフさせると、やはりフリッカの原因となる。そこで、オンオフさせるドットを空間的にも分散させる方式も採用されている。例えば、上記5/15階調を表示するドッ

(3)

3

トがG色であり、その左側にR色、右側にB色のドットが配列され、これらのドットも5/15階調を表示することを想定してみる。この場合、例えば右側(下側)に位置するB色のドットについては、第2、第5、第8、第11、第14フレームでオンさせる一方、左側(上側)に位置するR色のドットについては、第3、第6、第9、第12、第15フレームでオンさせるとよい。

【0006】このように、RGB各色のドットをオンさせるフレームを分散すると、一つの画素に着目したとき、5/15階調であれば何れかのフレームにおいて必ず一つのドットがオンされることになる。すなわち、各フレーム毎にオンされるドットの色は異なるが、輝度の変化は小さいため、フリッカを目立たなくすることができる。

【0007】上記FRC方式は、主としてパッシブマトリクス型の液晶表示装置等に多用されているが、アナログ・アクティブマトリクス型の液晶表示装置にも適用可能であると考えられる。なお、以下述べるアナログ・アクティブマトリクス型のFRC方式は、公知技術ではなく本願発明の前提として説明するものである。アクティブマトリクス型の液晶表示装置は、例えば、マトリクス状に配列したドット電極と、このドット電極に接続されたTFT(Thin Film Transistor: 薄膜トランジスタ)のようなスイッチング素子などが設けられた素子基板と、ドット電極に対向する対向電極が形成された対向基板と、これら両基板との間に充填された電気光学材料たる液晶とから構成される。

【0008】そして、このような構成において、走査線を介してスイッチング素子に走査信号を印加すると、当該スイッチング素子が導通状態となる。この導通状態の際に、信号線を介してドット電極に、階調に応じた電圧の画像信号を印加すると、当該ドット電極および対向電極の間の液晶層に画像信号の電圧に応じた電荷が蓄積される。電荷蓄積後、当該スイッチング素子をオフ状態としても、当該液晶層における電荷の蓄積は、ドット電極および対向電極の容量性や蓄積容量などによって維持される。このように、各スイッチング素子を駆動させ、蓄積させる電荷量を階調に応じて制御すると、ドット毎に光が変調され表示される濃度が変化することになる。このため、階調を表示することが可能となるのである。

【0009】この際、各ドット電極に電荷を蓄積させるのは1画面を表示するための期間に対して、その一部の期間で良いため、第1に、走査線駆動回路によって、各走査線を順次選択するとともに、その走査線を選択期間において、第2に、信号線駆動回路によって信号線を順次選択し、第3に、選択された信号線に、階調に応じた電圧の画像信号をサンプリングする構成により、走査線および信号線を複数のドットについて共通化した時分割マルチプレックス駆動が可能となる。

【0010】ここで、信号線に印加される画像信号は、

4

階調に対応する電圧、すなわちアナログ信号である。従って、アナログ・アクティブマトリクス型の液晶表示装置においては、原理上は階調数を無制限に増加させることができる。しかし、階調数を増加させると、D/A変換回路やオペアンプなどに高精度なものが要求され、装置全体のコスト高を招致してしまう。そこで、D/A変換回路等で実現される階調数ある程度低く抑え、さらに精細な階調数はFRCによって実現することが考えられる。例えば、D/A変換回路等で実現される階調数を16階調とし、全64階調中の45/64階調を表示を行う場合を想定する。この場合は、4フレームを周期として、そのうち3フレームを11/16階調、残り1フレームを12/16階調で表示すればよい。

【0011】

【発明が解決しようとする課題】しかしながら、上述した何れの方式においても、ある特定の原色成分が強調される階調表示を行うと、階調によっては表示品位が低下するという問題が発生した。まず、パッシブマトリクス型について、例えば、Gのドットだけを3/15階調とし、他のB、Rのドットをそれぞれ0/15階調(オフ表示)として、緑色成分だけを階調表示とするカラー表示を行う場合を想定して検討する。この場合、当該表示を行うあるドットについて着目すると、第1、第6、第11フレームにオンになり、他のフレームではオフになる。換言すれば、フレーム周期の5倍の周期でGのドットのオン、オフが繰り返されることになる。ここで、フレーム周波数が50Hzであるとする、当該ドットのオンオフ周波数は10Hzになり、肉眼でフリッカをはっきりと認識できるようになる。

【0012】また、アナログ・アクティブマトリクス型の液晶表示装置にFRC方式を適用した場合においても同様の問題が発生する。上述した例において、Gのドットのみに対して45/64階調を表示を行う場合を想定すると、フレーム周期の4倍の周期(例えば12.5Hz)で階調が11/16および12/16に切り替わることになる。アナログ・アクティブマトリクス型を採用すれば階調変動の振幅はパッシブマトリクス型と比較して小さくすることができるが、肉眼でフリッカを認識できる点では同様である。この発明は上述した事情に鑑みてなされたものであり、フリッカを抑え、高品位な表示を行うことができる電気光学装置の駆動方法、電気光学装置の駆動装置、電気光学装置および電子機器を提供することを目的としている。

【0013】

【課題を解決するための手段】上記課題を解決するため本発明にあつては、下記構成を具備することを特徴とする。なお、括弧内は例示である。請求項1記載の構成にあつては、配列された複数のドットのオン、オフまたは一時的階調を入力階調データに対応してフレーム毎に制御して階調表示を行う電気光学装置の駆動方法であつ

(4)

5

て、前記複数のドットを複数のグループ（グループA、B、C）に分割し、同一入力階調データに対してこれらグループ毎に異なる制御パターンを用いてオン、オフまたは一時的階調の制御を行うことを特徴とする。さらに、請求項2記載の構成にあっては、請求項1記載の電気光学装置の駆動方法において、前記複数のドットは行および列方向に沿って配列され、行または列方向に隣接する任意の2つのグループには、同一入力階調データに対して異なる制御パターンが用いられることを特徴とする。さらに、請求項3記載の構成にあっては、請求項1記載の電気光学装置の駆動方法において、前記各制御パターンは、少なくとも一部の入力階調データに対応して異なる一時的階調を前記各グループに与えることを特徴とする。また、請求項4記載の構成にあっては、1フレームを複数のサブフィールドに分割し、マトリクス状に配設された複数のドットを該サブフィールド毎にオンまたはオフすることによって階調表示を行う表示装置の駆動方法であって、同一入力階調データに対して前記各サブフィールド毎のオンオフの制御パターンをフレーム毎に切り換えることを特徴とする。また、請求項5記載の構成にあっては、請求項1乃至4の何れかに記載の駆動方法を実行することを特徴とする。また、請求項6記載の構成にあっては、複数のドットを複数の走査線と複数の信号線との交差に対応して一定の規則性で配列してなり、前記ドットのオンまたはオフを、階調レベルに対応してフレーム毎に制御して階調表示を行う電気光学装置であって、前記複数のドットを複数のグループ（グループA、B、C）に分割し、同一入力階調データに対してこれらグループ毎に異なる制御パターンを用いてオン、オフまたは一時的階調の制御を行う制御回路を有することを特徴とする。また、請求項7記載の構成にあっては、複数の走査線（112）と、複数の信号線（114）と、これら走査線および信号線の各交差に対応して配設されドットを構成するドット電極（118）と、前記ドット電極毎に設けられ、当該走査線を介して供給される走査信号によって、当該信号線と当該ドット電極との導通を制御するスイッチング素子とを備えた素子基板（101）と、前記ドット電極に対して対向配置された対向電極を備える対向基板と、前記素子基板と前記対向基板との間に挟持された電気光学材料（液晶105）と、1フレームを分割したサブフィールド毎に前記走査信号を前記走査線の各々に順次供給する走査線駆動回路（130）と、階調データを前記各サブフィールド毎のデータに変換するデータ変換回路と、前記各サブフィールド毎に、同一入力階調データに対してフレーム毎に制御パターンが異なるオンまたはオフのデータ信号を、それぞれ当該ドットに対応する走査線に前記走査信号が供給される期間に、当該ドットに対応する信号線に供給する信号線駆動回路（140）とを具備することを特徴とする。また、請求項8記載の構成にあっては、請求項6

6

または7に記載の電気光学装置を有することを特徴とする。

【0014】

【発明の実施の形態】 1. 第1実施形態

1. 1. &lt;カラー表示装置の構成&gt;

以下、本発明の第1実施形態について図面を参照して説明する。はじめに、本発明の実施形態に係るカラー表示装置について、液晶表示装置を例にとって説明する。図1は、この液晶表示装置の構成を示すブロック図である。この図に示されるように、液晶パネルとして用いられる電気光学装置100には、複数m本の走査電極（走査線）Y1～Ymが行方向に延在して形成される一方、複数n本の信号電極（信号線）X1～Xnが列方向に延在して形成されている。ここで、電気光学装置100では、一对の基板のうち、一方の基板に走査電極Y1～Ymが形成され、他方の基板に信号電極X1～Xnが形成されるとともに、両基板の間に液晶が挟持された構成となっている。したがって、各ドットは、走査電極Y1～Ymと信号電極X1～Xnとの各交差部分において、両電極間とその間に挟持される液晶とにより構成されることになる。ここで、各ドットには、R（赤）、G（緑）、B（青）のうち、いずれか1色が順番に割り当てられ、カラーフィルタ（図示省略）によって透過光または反射光が着色される構成となっている。また、相隣接するRGBの3ドットにより、ほぼ正方形の1画素が構成されている。

【0015】一方、走査電極駆動回路120は、走査電極Y1～Ymをそれぞれ駆動するものであり、信号電極駆動回路140は、信号電極X1～Xnをそれぞれ駆動するものである。ここで、液晶が例えばTN（Twisted Nematic）型であれば、液晶分子の長軸方向が両基板間で約90度連続的にねじれるような配向処理が施される。そして、配向処理によって両電極間を通過する光は、電圧無印加状態の場合には、液晶分子のねじれに沿って約90度旋光する一方、電圧印加状態の場合には、液晶分子が電界方向に傾く結果、電圧無印加状態の旋光性が消失する。このため、電気光学装置100が例えば透過型であれば、前面側と背面側とに、偏光軸が互いに直交（平行）する偏光子をそれぞれ配置させることで、電圧無印加状態で光が透過（遮断）する一方、電圧印加状態で光が遮断（透過）することになる。したがって、各ドットに印加される電圧を、走査電極駆動回路120および信号電極駆動回路140によって制御することによって、所定の表示が可能となっている。

【0016】なお、液晶分子が180度以上のねじれ配向を有するSTN（Super Twisted Nematic）型液晶であれば、一对の基板の外側に各々偏光板を配置するとともに、少なくとも一方の偏光板と基板との間には着色を補償する位相差板を配置させる構成でも、同様な表示が可能である。このように、液晶材料は、本発明の駆動方法

7

に適合できるものであれば、種々選択して用いることができる。

【0017】一方、制御回路180は、走査電極駆動回路120および信号電極駆動回路140の各々に対し、各種の制御信号（必要に応じて後述する）やクロック信号などを生成・供給するとともに、信号電極駆動回路140に対しては、特に、表示内容を規定する表示データDATAを、書込アドレスWadとともに供給するものである。

【0018】次に、電源回路190は、走査電極Y1～Ymの走査電圧として用いられる $\pm V3$ （選択電圧）、 $Vc$ （非選択電圧）を生成して走査電極駆動回路120に供給する一方、信号電極X1～Xmの信号電圧として用いられる $\pm V2$ 、 $\pm V1$ 、 $Vc$ を生成して信号電極駆動回路140に供給するものである。ここで、電圧 $Vc$ は、信号電圧として用いる電圧 $\pm V2$ 、 $\pm V1$ の中間値電圧であって、極性の基準となる電圧である。このため、本実施形態において正極側とは電圧 $Vc$ よりも高位をいい、負極側とは電圧 $Vc$ よりも低位をいう。また、 $Vc$ を基準とした場合の信号電圧 $V1$ 、 $V2$ の電圧比は、 $V1 : V2 = 1 : 2$ である。

【0019】なお、走査電極駆動回路120や、信号電極駆動回路140、制御回路180および電源回路190にあっては、集積化して1チップとして構成することが可能である。このように構成すると、電気光学装置100の実装や回路規模の縮小の面などにおいて有利となる。

#### 【0020】1. 2. <MLS駆動>

ここで、説明の便宜上、本実施形態における駆動について説明する。本実施形態の液晶表示装置は、複数本の走査電極を同時に複数選択するとともに、1フレーム（1垂直走査期間）で走査電極を複数回選択する、というMLS（Multi-Line Selection）方式の駆動方法を用いている。ここで、本実施形態では、同時に駆動する走査電極数を「4」とすると、図3に示されるように、1フレームを4等分した各フィールド（1f）のそれぞれにおいて、走査電極が順次4本毎に選択期間（1H）において同時に選択される。

【0021】詳細には、走査電極Y1～Ymにおいて、正規性および直交性を維持しながら、選択期間を時間的に1フレーム内に均等分散させるとともに、走査電極Y1～Ymのうち、4本を組にして同時に選択して、空間的に分散させたものである。ここで、「正規性」とは、すべての走査電極Y1～Ymに印加される選択電圧の実効値がフレーム周期単位において互いに等しくなることを意味し、また、「直交性」とは、ある走査電極に印加される電圧振幅と、他の任意の走査電極に印加される電圧振幅とを1フレーム分、積和した結果がゼロになることを意味する。

【0022】さて、このようなMLS方式に対応するた

(5)

8

め、制御回路180は、それぞれ次のような制御信号を生成する。すなわち、制御回路180は、第1に、各フィールドの最初に開始パルスYDを出力し、第2に、各フィールドの最初において、4本の走査電極の選択を指示する選択データSDを出力し、第3に、4本の走査電極を同時選択する選択期間（1H）毎にラッチパルスLPを出力し、第4に、選択された走査電極に対して印加すべき選択電圧の極性を指示する極性データPSを出力し、第5に、現時点におけるフレーム番号（垂直走査期間の順番）を示すフレームデータFRDを出力する。

【0023】ここで、本実施形態では、4本の走査電極を同時に選択するので、極性データPSは、選択する4本の走査電極に対応したPS1～PS4から構成される。例えば、図3に示されるような走査電圧とするため、極性データPS1～PS4は、選択電圧 $V3$ を選択して正極側とする場合を「+」と表記し、選択電圧 $-V3$ を選択して負極側とする場合を「-」と表記すると、第iフレームにおいて、第1フィールドでは順番に（++++）、第2フィールドでは（-+++）、第3フィールドでは（+++-）、第4フィールドでは（++-+）となる。また、交流駆動を行うために、極性データPS1～PS4によって示される極性は、1フレーム毎に反転されるので、続く第（i+1）フレームにおいて、第1フィールドでは（--++）、第2フィールドでは（+-++）、第3フィールドでは（----）、第4フィールドでは（--+-）となる。

【0024】次に、ドットをオンする場合を「+」とし、オフする場合を「-」と定義すると、選択された4本の走査電極と交差する信号電極への信号電圧は、次のような手順にしたがって設定される。すなわち、第1に、対象となる信号電極と選択される4本の走査電極との交差に対応する4つのドットについて着目し、第2に、ドットのオンオフと選択電圧の極性との不一致を検出し、第3に、不一致数が「0」であれば $-V2$ を、不一致数が「1」であれば $-V1$ を、不一致数が「2」であれば $Vc$ を、不一致数が「3」であれば $V1$ を、不一致数が「4」であれば $V2$ を、それぞれ選択することとする。

【0025】例えば、走査電極Y1～Y4と信号電極X1と交差する4つのドットがすべてオンである場合、図3の第iフレームの第1フィールドにおいて、走査電極Y1～Y4の選択電圧の極性は（++++）であり、4つのドットのオンオフは（++++）であるから、順番に比較すると、2番目だけが不一致である。このため、不一致数が「1」となるので、当該フィールドの最初の選択期間において、信号電極X1には、電圧 $-V1$ が選択されることとなる。

【0026】また、例えば、走査電極Y5～Y8と信号電極X1と交差する4つのドットがすべてオフである場合、走査電極Y1～Y4の選択電圧の極性は（++-+

50

9

+)であり、4つのドットのオンオフは(----)であるから、順番に比較すると、1、3、4番目が不一致である。このため、不一致数が「3」となるので、各フィールドの2番目の選択期間において、信号電極X1には、電圧はV1が選択されることとなる。

【0027】同様な選択が各フィールド毎に行われると、第2～第4フィールドにおいて、最初の選択期間に印加される電圧はいずれも $-V1$ となり、2番目の選択期間に印加される電圧はいずれも $V1$ となる。さらに、次の第 $(i+1)$ フレームでは、交流駆動により印加電圧が反転されるから、上記表示を行う場合に、各フィールドの最初の選択期間および2番目の選択期間において、信号電極X1に印加される電圧波形は、図3に示される通りとなる。

#### 【0028】1. 3. <階調パターン>

次に、本実施形態では、FRC方式を用い4階調表示を行うものとし、図5(a)～(d)に示されるような階調パターンが用いられる。この階調パターンは、「9列のドット×4ライン」を基本パターンとするものであり、3フレームを周期として同一のパターンが繰り返される。なお、図においてハッチングを施したドットが点灯状態、白抜きドットが消灯状態である。図示のように、00, 01, 10, 11の入力階調データのいずれについても、第 $4n$ ライン(但し、 $n=0, 1, 2, \dots$ )および第 $(4n+2)$ ラインは、互いに同一のパターンであり、また、第 $(4n+1)$ ラインおよび第 $(4n+3)$ ラインは、互いに同一のパターンである。

【0029】3フレームで4階調を表現する場合、図5の(a)～(d)に示すパターンを1フレーム目とすると、2フレーム目はそれを左に1ドットずらしたパターンとする。そうすると、A部にB部のパターンがきて、B部にC部のパターンが来て、C部にA部のパターンがくる。3フレーム目は1フレーム目のパターンを左に2ドットずらしたパターンとする。そうすると、A部にC部のパターンがきて、B部にA部のパターンが来て、C部にB部のパターンがくる。

【0030】図5(a)～(d)においては、RGB各色の階調が同一である場合を示したが、一般的には色毎に階調は異なるため、これらの図の各色の階調パターンが各色毎に用いられることになる。その例として同図(e), (f)を挙げておく。同図(e)は、R色の階調が「01」であり、GおよびB色の階調が「00」である場合の例である。同図(e)においては、R色の階調パターンは同図(b)に示すものと同一であり、GおよびB色の階調パターンは同図(a)に示すものと同一である。また、同図(f)は、R色の階調が「10」であり、GおよびB色の階調が「00」である場合の例である。同図(f)においては、R色の階調パターンは同図(c)に示すものと同一であり、GおよびB色の階調パターンは同図(a)に示すものと同一である。

(6)

10

【0031】これら各ドットは、図示のようにグループA, B, Cにグループ分けされている。本実施形態においては、3ドットすなわち1画素によって1グループが形成されている。図上では9ドット分のグループを示しているが、1ラインに沿って(X方向に)配列される全ドットが、3ドット毎に、A, B, C, A, B, C, …の順にグループ分けされている。また、これらのドットは、Y方向に沿って、4ドット毎に異なるグループが割り当てられる。例えば、図示のグループAを構成する3ドットに対してY方向の上側に位置する3ドットはグループB、下側に位置する3ドットはグループCに分類されている。これは、本実施形態においては共通の入力階調データに対して、各グループ毎の一時的階調が異なるため、同一のグループをX方向あるいはY方向に配列すると、縞模様が生じるためである。

#### 【0032】1. 4. <走査電極駆動回路>

次に、上記階調パターンを用いてMLS方式の駆動を行う駆動回路の具体的構成について説明する。まず、走査電極駆動回路120の構成について図2を参照して説明する。図2は、走査電極駆動回路120の構成を示すブロック図である。この図において、シフトレジスタ1202は、走査電極Y1～Ymの総数に対応するmビットシフトレジスタであり、制御回路180から供給された選択データSDを、ラッチパルスLPによって選択期間毎に順次シフトして出力する。ここで、シフトレジスタ1202による各ビットの転送信号は、各走査電極にそれぞれ1対1に対応して、同時に選択すべき4本の走査電極を指定するものである。本実施形態では、4本の走査電極が選択期間毎に順次指定される構成となっているので、例えば、1フレーム内の最初の選択期間では、走査電極Y1～Y4が選択され、次の選択期間では、走査電極Y5～Y8が選択されることとなる。続いて、デコーダ1204は、シフトレジスタ1202により指定された4本の走査電極の各々に対しては、極性データPS1～PS4にしたがって、選択電圧V3または $-V3$ の選択を指示する電圧選択信号を出力する一方、その他の走査電極に対しては、電圧Vcの選択を指示する電圧選択信号を出力するものである。

【0033】さて、レベルシフタ1206は、デコーダ1204によって出力される電圧選択信号の電圧振幅を拡大するものである。そして、セクタ1208は、電圧振幅が拡大された電圧選択信号によって指示される選択電圧を、実際に選択して、対応する走査電極に印加するものである。このような構成の走査電極駆動回路120によれば、1フレームを4等分した各フィールドの最初に、4本の走査電極の選択を指示する選択データSDが供給されて、これがラッチパルスLPによって選択期間毎に順次転送されるとともに、極性データPS1～PS4が各フィールド毎に供給されるので、走査電極Y1～Ymに印加される電圧波形は、例えば、図3に示さ

(7)

11

れる通りとなる。

#### 【0034】1. 5. <信号電極駆動回路>

次に、信号電極駆動回路140の構成について図4を参照して説明する。図4は、信号電極駆動回路140の構成を示すブロック図である。この図において、アドレス制御回路1402は、表示データの読み出しに用いる4行分の行アドレスRadを生成するものであり、当該4行分の行アドレスRadを、開始パルスYDによりリセットするとともに、選択期間毎に供給されるラッチパルスLPで4行毎に歩進させる構成となっている。したがって、例えば、アドレス制御回路1402は、各フィールドの最初の選択期間では、第1行～第4行の行アドレスRadを生成し、次の選択期間では、第5行～第8行の行アドレスRadを生成することになる。

【0035】続いて、表示メモリ1404は、少なくともm行×n列のドットに対応する記憶領域を有するデュアルポートRAMであり、書き込み側では、各ドットの階調レベルを示す階調データDATAが書込アドレスWadで指定された番地にランダムに書き込まれる一方、読み出し側では、アドレスRadで指定された番地の階調データが4行分シーケンシャルに読み出される構成となっている。すなわち、表示メモリ1404からは、4行×n列のドットに対応する階調データが選択期間毎に読み出される。そこで、説明の便宜上、各列において読み出される4個の階調データを、信号電極X1～Xnの各列に対応してa1～anと表記することとする。

【0036】次に、階調データ変換回路1406は、読み出された階調データa1～anに応じて、図5に示したような階調パターンに変換し、選択された4本の走査電極と交差するドットのオンオフを決定するものである。この各ドットのオンオフは、先に述べたように、フレーム毎に周期的に変化するため、フレーム番号を示すフレームデータに応じて、各ドットのオンオフが先に述べたルールに応じて変換されることとなる。

【0037】このため、階調データ変換回路1406は、変換テーブル1406aを各列に対応してn（ここではn=4）個備える。ここで、ある列に対応する変換テーブル1406aは、図5に示されるその列の各階調パターンを、表示領域の4行分、予め記憶するものである。そして、4個のドットに対応する階調データと、フレーム番号を示すフレームデータFRDとが供給されると、変換テーブル1406aは、各ドットについて、当該階調データに対応する階調レベルとフレームデータFRDで示されるフレームとに対応する階調パターンを調べるとともに、当該ドットがオンかオフかを判別して、そのドットのオンオフを示すドットデータを出力する。そして、ある1列に対応する変換テーブル1406aは、当該列における4個のドットのオンオフを示すドットデータbを出力する構成となっており、このため、階調データ変換回路1406からは、4行×n列に相当す

12

るドットデータb1～bnが、それぞれn列の信号電極X1～Xnに対応して出力されることとなる。

【0038】次に、演算回路1408は、オンオフを規定する4行×n列分のドットデータb1～bnから、信号電極X1～Xnの各々に印加すべき電圧を選択させる電圧選択信号を生成して出力するものである。このため、演算回路1408は、信号電極X1～Xnの各列に対応して、デコーダ1408aを備える。ここで、ある1列分のデコーダ1408aは、第1に、当該列に対応する4つのドットデータと転送信号PS1～PS4とを互いに比較して、その不一致数を求め、第2に、その不一致数に応じて、当該列の信号電極に印加すべき信号電圧の選択を指示する電圧選択信号を出力するものである。したがって、演算回路1408からは、信号電圧の選択を指示する電圧選択信号c1～cnが、それぞれn列の信号電極X1～Xnに対応して出力されることとなる。なお、不一致数と信号電圧との関係は、上述したように、不一致数が、「0」、「1」、「2」、「3」、「4」であれば、それぞれ-V2、-V1、Vc、V1、V2である。

【0039】そして、レベルシフタ1410は、電圧選択信号c1～cnの電圧振幅をそれぞれ拡大するものである。そして、セレクト1412は、電圧振幅が拡大された電圧選択信号c1～cnによって指示される電圧を、実際に選択して対応する信号電極X1～Xnにそれぞれ印加するものである。このような構成の信号電極駆動回路140によれば、各フィールドのうち、ある選択期間において、ある4本の走査電極が選択されると、当該4本の走査電極との交差に対応する4行分のドットの階調データが、表示メモリ1404から読み出されるとともに、この階調データと、制御回路180によるフレームデータFRDとから、当該4行分のドットのオンオフが規定されて、このオンオフにしたがった信号電圧が、信号電極X1～Xnのそれぞれ印加されることとなる。

#### 【0040】1. 6. 実施形態の効果

以上のように、本実施形態においては、ドットを複数のグループに分割し、同一入力階調データに対してこれらグループ毎に異なる制御パターンを用いてオン、オフ制御を行うから、必要に応じてグループ毎に異なる一時的階調を与えることができる。このように、本実施形態においては各グループに対して異なる一時的階調が与えられるが、全体の階調は各一時的階調を空間的および時間的に平均化した値に等しくなる。このため、個々の「一時的階調」の選択肢が限定されていたとしても、全体としては精細な階調を実現することができる。

【0041】さらに、本実施形態においては、各ドットに適用されるグループが一巡する周期は3フレームであるから、各ドットのオンオフの最大周期をフレーム周期の3倍に抑えることが可能である。これにより、例えば

13

フレーム周期の4倍、5倍、……のような長いオンオフ周期を避けることができ、単色表示を行う場合においても、フリッカをほとんど目立たなくすることが可能である。これにより、本実施形態によれば、高い階調数を確保しながらフリッカを効果的に抑制することが可能になる。

【0042】さらに、本実施形態の液晶表示装置は、4本の走査電極をまとめて順次選択するとともに、その選択期間を1フレームで4回に分けて選択電圧を印加する構成となっているので、1本ずつ走査電極を選択して選択電圧を印加する構成よりも、選択電圧が低くて済むし、かつ、そのような低い選択電圧でも良好な表示が可能となっている。くわえて、液晶表示装置の階調パターンでは、いずれの階調レベルであっても、ある1列に着目すれば、上記のいずれかの表示パターンとなっているので、同時選択される4本の走査電極と交差する4個のドットが同一の階調レベルとなる表示を行う場合に、クロストークの発生を未然に防止して、高品位の表示が可能となっている。

#### 【0043】2. 第2実施形態

次に、本発明の第2実施形態のカラー表示装置について説明する。第2実施形態のハードウェア構成は第1実施形態と同様である。但し、本実施形態では、FRC方式を用い16階調表示を行うものとし、図6～図8に示されるような階調パターンが用いられる。この階調パターンは、「45列のドット×4ライン」を基本パターンとするものであり、15フレームを周期として同一のパターンが繰り返される。なお、図において網かけを施したドットが点灯状態、白抜きのドットが消灯状態である。これらの図において各パターンの左側に付した数字は入力階調データであり、RGBの全色に対して共通であることとする。

【0044】15フレームで16階調を表現する場合、図6～8に示すパターンを1フレーム目とすると、2フレーム目は1フレーム目のパターンをA、B、Cの各ブロックごとに左に1ドットずらしたパターンとする。3フレーム目は2フレーム目のパターンをA、B、Cの各ブロックごとに左に1ドットずらしたパターンとする。4フレーム目は3フレーム目のパターンをA、B、Cの各ブロックごとに左に1ドットずらしたパターンとする。このようにして、15フレームでパターンが一巡する。尚、各ブロックの左端のパターンは次のフレームでは右端にずれることになる。

【0045】また、図6～図8においても、各入力階調データに対して、上から第4nライン、第(4n+1)ライン、第(4n+2)ライン、および第(4n+3)ライン(但し、n=0, 1, 2, ……)はそれぞれ同一のパターンとなる。また、R色およびB色の入力階調データを共に(0000)とし、G色のみに対して様々な階調を付与した例を図9に示す。

(8)

14

【0046】本実施形態においては、5画素(15ドット)によって1グループが構成されており、第1実施形態と同様に、X方向およびY方向に隣接するグループは、互いに異なるグループである。そして、図6～図9から明らかなように、本実施形態においても、各グループA、B、Cの一時的階調が決定され、これらグループの一時的階調の平均によって、指定された入力階調データが表現される。これにより、本実施形態は、第1実施形態と同様に、高い階調数を確保しながらフリッカを効果的に抑制することが可能である。

#### 【0047】3. 第3実施形態

##### 3. 1. <サブフィールド駆動の概要>

次に、本発明の第3実施形態の電気光学装置について説明する。本実施形態は、1フレームが複数のサブフィールドに分割され、ドットがサブフィールド毎にオンオフされることによって階調表示を行うサブフィールド方式と、FRC方式とを組み合わせた例である。

【0048】ここで、本実施形態において採用されているサブフィールド駆動の概要を説明する。図14において1フレーム(1F)は「4」サブフィールドSF1～SF4に分割されている。このうちサブフィールドSF2は、閾値電圧 $V_{th}$ を与えるために、階調データに拘らず常時オン状態になるサブフィールドである。本実施形態において、入力階調データはD0～D3の4ビットから構成される16階調のデータである。サブフィールドSF1は、ドットの階調に対して「1」階調の重み付けを与える長さに設定され、サブフィールドSF3、SF4は「2」階調の重み付けを与える長さに設定されている。

【0049】従って、サブフィールドSF1～SF4のオンオフ状態に応じて、図示のように(0000)～(0101)の6階調を表現することが可能である。そして、本実施形態においては、サブフィールド駆動とともに、FRC方式が併用され、これによって入力階調データの16階調が表現される。本実施形態のFRC方式においては、図17および図18に示す階調パターンが用いられる。この階調パターンは、「9列のドット×3ライン」を基本パターンとするものであり、3フレームを周期として同一のパターンが繰り返される。

【0050】なお、図において「0」～「5」の数字は、各ドットの各フレームにおいてサブフィールド駆動によって与えられる階調である。本実施形態においては、各フレームにおいて各ドットに対して与えられる階調を「部分階調」と呼ぶ。従って、各ドットについて、3フレーム分の部分階調の総和が「ドットの一時的階調」になる。また、あるフレームの内の1グループにおいて、各ドットの一時的階調の平均値が「グループの一時的階調」になる。そして、グループA、B、Cの一時的階調の平均値が全体の階調すなわち入力階調データに対応する階調になる。また、これらの図において各パ



(9)

15

一の左側に付した数字は入力階調データであり、ここではRGBの全色に対して共通であることとする。

【0051】また、図17、図18においても、各入力階調データに対して、上から第4nライン、第(4n+1)ライン、第(4n+2)ライン、および第(4n+3)ライン(但し、 $n=0, 1, 2, \dots$ )はそれぞれ同一のパターンとなる。以上のように各サブフィールドのオン/オフ状態を設定すると、必要な部分階調にかかわらず、図14に示すようにオン状態になるサブフィールドを1フレーム内で常に連続して発生させることができる。

【0052】3. 2. <タイミング信号生成回路200, 他>

次に、本実施形態の電気光学装置の構成を図10を参照し説明する。図10において、タイミング信号生成回路200には、図示せぬ上位装置から垂直同期信号Vs、水平同期信号Hsおよび入力階調データD0~D3(階調数16)のドットクロック信号DCLKが供給される。また、発振回路150は、読み出しタイミングの基本クロックRCLKをタイミング信号生成回路200に供給する。タイミング信号生成回路200は、これらの信号にしたがって、次に説明する各種のタイミング信号やクロック信号などを生成するものである。まず、フレームデータFRDはフレーム番号を示すデータであり、交流化信号FRは極性反転する信号である。

【0053】駆動信号LCOMは、対向基板の対向電極に印加される信号であり、本実施形態においては一定電位(零電位)になる。スタートパルスDYは、各サブフィールドにおいて最初に出力されるパルス信号である。クロック信号CLYは、走査側(Y側)の水平走査期間を規定する信号である。ラッチパルスLPは、水平走査期間の最初に出力されるパルス信号であって、クロック信号CLYのレベル遷移(すなわち、立ち上がりおよび立ち下がり)時に出力されるものである。クロック信号CLXは、表示用のドットクロック信号である。

【0054】一方、素子基板101上における表示領域101aには、図においてX(行)方向に延在して複数本の走査線112が形成されている。また、複数本の信号線114が、Y(列)方向に沿って延在して形成されている。そして、ドット110は、走査線112と信号線114との各交差に対応して設けられて、マトリクス状に配列されている。ここで、走査線112の総本数をm本とし、信号線114の総本数をn本とする(m、nはそれぞれ2以上の整数)。

【0055】3. 3. <ドットの構成>

ドット110の具体的な構成としては、例えば、図11(a)に示されるものが挙げられる。この構成では、薄膜トランジスタ(TFT)116のゲートが走査線112に、ソースが信号線114に、ドレインがドット電極118に、それぞれ接続されるとともに、ドット電極1

16

18と対向電極108との間に電気光学材料たる液晶105が挟持されて液晶層が形成されている。ここで、対向電極108は、ドット電極118と対向するように対向基板に一面に形成される透明電極である。また、ドット電極118と対向電極108とに並列して蓄積容量119が形成され、ドット電極118から電荷がリークすることによる表示への影響を小さくしている。なお、この実施形態では、蓄積容量119の一方の電位を対向電極108と同電位としたが、接地電位GNDやゲート線の電位と同電位としても良い。

【0056】ここで、図11(a)に示される構成では、トランジスタ116として一方のチャネル型のみが用いられているために、オフセット電圧が必要となるが、図11(b)に示されるように、Pチャネル型トランジスタとNチャネル型トランジスタとを相補的に組み合わせた構成とすれば、オフセット電圧の影響をキャンセルすることができる。ただし、この相補型構成では、走査信号として互いに排他的レベルを供給する必要が生じるため、1行のドット110に対して走査線112a, 112bの2本の走査線が必要となる。

【0057】3. 4. <走査線駆動回路130>

説明を再び図10に戻す。走査線駆動回路130は、サブフィールドの最初に供給されるスタートパルスDYをクロック信号CLYにしたがって転送し、走査線112の各々に走査信号G1, G2, G3, ..., Gmとして順次排他的に供給するものである。

【0058】3. 5. <データ変換回路300>

次に、図12を参照し、データ変換回路300の詳細構成について説明する。図において312はデコーダであり、階調データD0~D3とフレームデータFRDとが入力されると、入力階調データを、サブフィールドデータSD1, SD3, SD4に変換する。すなわち、フレームデータFRDと階調データD0~D3とが決定されたならば、図17または図18に基づいて、各ドットに対して当該フレームで与えられる部分階調が決定される。

【0059】そして、当該フレームの部分階調が決定されたならば、図14に基づいてサブフィールドSF1, SF3, SF4のオンオフ状態は一意に決定される。サブフィールドデータSD1, SD3, SD4は、これら各サブフィールドSF1, SF3, SF4のオン/オフ状態に対応するビットデータである。

【0060】次に、321, 323, 324はメモリブロックであり、各々サブフィールドデータSD1, SD3, SD4を記憶するために設けられ、素子基板101の表示領域(m行×n列)に対応して各々m×nビットのメモリ空間を有する。メモリブロック321, 323, 324は、書込みおよび読出し動作を非同期に、かつ独立して実行できるように構成されている。310は書込みアドレス制御部であり、垂直同期信号Vs、水平

(10)

17

同期信号Hsおよびドットクロック信号DCLKに同期して、ライトイネーブル信号WEおよび書込みアドレスWADを各メモリブロックに供給する。

【0061】すなわち、書込みアドレス制御部310はドットクロック信号DCLKをカウントアップし、このカウント結果を書込みアドレスWADとして出力するとともに、書込みアドレスWADの値が確定する毎にライトイネーブル信号WEを出力する。また、書込みアドレス制御部310におけるカウント結果は、垂直同期信号Vsが入力される毎にリセットされる。これにより、各メモリブロック321、323、324には、そのm×nビットのメモリ空間を順次アクセスする書込みアドレスWADが供給され、サブフィールドデータSD1、SD3、SD4は対応するメモリブロック内の表示位置に応じたアドレスに順次格納されてゆくことになる。

【0062】一方、表示アドレス制御部330は、上記各サブフィールド期間が開始されると、対応する表示行のビットデータをアクセスするアドレス信号RADを出力する。アドレス信号RADは、クロック信号CLXに同期し表示列数に応じて「n-1」回インクリメントされる。これにより、対応する表示行に対して第1列～第n列のビットを順次アクセスするようなアドレス信号RADが出力される。

【0063】また、読出し信号RD1、RD3、RD4は、各々対応するサブフィールドSF1、SF3、SF4の期間中は常にイネーブル状態になり、それ以外のサブフィールド期間においてはオフ状態にされる。これにより、各サブフィールドSF1、SF3、SF4においては、対応する一つのメモリブロックのみが読出し可能な状態になり、他のメモリブロックは読出し禁止状態になる。これにより、サブフィールドSF1が開始されると、メモリブロック321から、m行×n列のサブフィールドデータSD1が順次読み出される。

【0064】次に、サブフィールドSF2においては、オン信号S\_onがHレベルに保持される。なお、オン信号S\_onは、サブフィールドSF2以外の期間においてはLレベルに保持される。次に、サブフィールドSF3、SF4においても、サブフィールドSF1の場合と同様にメモリブロック323、324が各々アクセスされ、各々m行×n列のサブフィールドデータSD3、SD4が順次読み出される。332はオア回路であり、これらサブフィールドデータSD1、SD3、SD4およびオン信号S\_onの論理和をデータ信号Dsとして出力する。

【0065】3. 6. <信号線駆動回路145>

次に、信号線駆動回路145は、ある水平走査期間において二値信号Dsを信号線114の本数に相当するn個順次ラッチした後、ラッチしたn個の二値信号Dsを、次の水平走査期間において、電位選択回路1458を介して、それぞれ対応する信号線114にデータ信号d1、

18

d2、d3、…dnとして一斉に供給するものである。ここで、信号線駆動回路145の具体的な構成は、図13に示される通りである。すなわち、信号線駆動回路145は、Xシフトレジスタ1452と、第1のラッチ回路1454と、第2のラッチ回路1456と、電位選択回路1458とから構成されている。

【0066】このうちXシフトレジスタ1452は、水平走査期間の最初に供給されるラッチパルスLPをクロック信号CLXにしたがって転送し、ラッチ信号S1、S2、S3、…、Snとして順次排他的に供給するものである。次に、第1のラッチ回路1454は、二値信号Dsをラッチ信号S1、S2、S3、…、Snの立ち下がりにおいて順次ラッチするものである。そして、第2のラッチ回路1456は、第1のラッチ回路1454によりラッチされた二値信号Dsの各々をラッチパルスLPの立ち下がりにおいて一斉にラッチし、電位選択回路1458に転送する。

【0067】電位選択回路1458は、交流化信号FRに基づいてこれらのラッチした二値信号を電位に変換し、データ信号d1、d2、d3、…、dnとして信号線114に印加するものである。すなわち、交流化信号FRがLレベルであれば、データ信号d1、d2、d3、…、dnのHレベルは電位V1に、Lレベルは零電位に変換される。一方、交流化信号FRがHレベルであれば、データ信号d1、d2、d3、…、dnのHレベルは電位-V1に、Lレベルは零電位に変換される。

【0068】3. 7. <液晶装置の構成>

上述した電気光学装置の構造について、図15(a)、(b)を参照して説明する。ここで、同図(a)は、電気光学装置90の構成を示す平面図であり、同図(b)は、同図(a)におけるA-A'線の断面図である。これらの図に示されるように、電気光学装置90は、ドット電極118などが形成された素子基板101と、対向電極108などが形成された対向基板102とが、互いにシール材104によって一定の間隙を保って貼り合わせられるとともに、この間隙に電気光学材料としての液晶105が挟持された構造となっている。なお、実際には、シール材104には切欠部分があつて、ここを介して液晶105が封入された後、封止材により封止されるが、これらの図においては省略されている。ここで、素子基板101および対向基板102はガラスや石英などの非晶質基板である。そして、ドット電極118等は、素子基板101に半導体薄膜を堆積して成るTFTによって形成されている。すなわち、電気光学装置90は、透過型として用いられることになる。

【0069】さて、素子基板101において、シール材104の内側かつ表示領域101aの外側領域には、遮光膜106が設けられている。この遮光膜106が形成される領域内のうち、領域130aには走査線駆動回路130が形成され、また領域140aには信号線駆動回

(11)

19

路145が形成されている。すなわち、遮光膜106は、この領域に形成される駆動回路に光が入射するのを防止している。この遮光膜106には、対向電極108とともに、駆動信号LCOMが印加される構成となっている。このため、遮光膜106が形成された領域では、液晶層への印加電圧がほぼゼロとなるので、ドット電極118の電圧無印加状態と同じ表示状態となる。

【0070】また、素子基板101において、信号線駆動回路145が形成される領域140a外側であって、シール材104を隔てた領域107には、複数の接続端子が形成されて、外側からの制御信号や電源などを入力する構成となっている。一方、対向基板102の対向電極108は、基板貼合部分における4隅のうち、少なくとも1箇所において設けられた導通材（図示省略）によって、素子基板101における遮光膜106および接続端子と電気的な導通が図られている。すなわち、駆動信号LCOMは、素子基板101に設けられた接続端子を介して、遮光膜106に、さらに、導通材を介して対向電極108に、それぞれ印加される構成となっている。

【0071】ほかに、対向基板102には、電気光学装置90の用途に応じて、例えば、直視型であれば、第1に、ストライプ状や、モザイク状、トライアングル状等に配列したカラーフィルタが設けられ、第2に、例えば、金属材料や樹脂などからなる遮光膜（ブラックマトリクス）が設けられる。なお、色光変調の用途の場合には、例えば、後述するプロジェクタのライトバルブとして用いる場合には、カラーフィルタは形成されない。また、直視型の場合、電気光学装置90に光を対向基板102側から照射するフロントライト、もしくは素子基板101側から光を照射するバックライトが必要に応じて設けられる。くわえて、素子基板101および対向基板102の電極形成面には、それぞれ所定方向にラビング処理された配向膜（図示省略）など設けられて、電圧無印加状態における液晶分子の配向方向を規定する一方、素子基板101と対向基板102には、配向方向に応じた偏光板（図示省略）が設けられる。ただし、液晶105として、高分子中に微小粒として分散させた高分子分散型液晶を用いれば、前述の配向膜や偏光子などが不要となる結果、光利用効率が高まるので、高輝度化や低消費電力化などの点において有効である。

### 【0072】3. 8. 実施形態の動作

次に、上述した実施形態に係る電気光学装置の動作について説明する。図16は、この電気光学装置の動作を説明するためのタイミングチャートである。まず、交流化信号FRは、1フレーム（1F）ごとに反転される信号である。一方、スタートパルスDYは、各サブフィールドの開始時に供給される。

【0073】ここで、交流化信号FRがLレベルになる1フレーム（1F）において、スタートパルスDYが供給されると、走査線駆動回路130（図10参照）にお

20

けるクロック信号CLYにしたがった転送によって、走査信号G1, G2, G3, …, Gmが期間（t）に順次排他的に出力される。なお、期間（t）は、最も短いサブフィールドSF1よりもさらに短い期間に設定されている。

【0074】さて走査信号G1, G2, G3, …, Gmは、それぞれクロック信号CLYの半周期に相当するパルス幅を有し、また、上から数えて1本目の走査線112に対応する走査信号G1は、スタートパルスDYが供給された後、クロック信号CLYが最初に立ち上がってから、少なくともクロック信号CLYの半周期だけ遅延して出力される構成となっている。したがって、スタートパルスDYが供給されてから、走査信号G1が出力されるまでに、ラッチパルスLPの1ショット（G0）が信号線駆動回路145に供給されることになる。

【0075】そこで、このラッチパルスLPの1ショット（G0）が供給された場合について検討してみる。まず、このラッチパルスLPの1ショット（G0）が信号線駆動回路145に供給されると、信号線駆動回路145（図13参照）におけるクロック信号CLXにしたがった転送によって、ラッチ信号S1, S2, S3, …, Snが水平走査期間（1H）に順次排他的に出力される。なお、ラッチ信号S1, S2, S3, …, Snは、それぞれクロック信号CLXの半周期に相当するパルス幅を有している。

【0076】この際、図13における第1のラッチ回路1454は、ラッチ信号S1の立ち下がりに対して、上から数えて1本目の走査線112と、左から数えて1本目の信号線114との交差に対応するドット110への二値信号Dsをラッチし、次に、ラッチ信号S2の立ち下がりに対して、上から数えて1本目の走査線112と、左から数えて2本目の信号線114との交差に対応するドット110への二値信号Dsをラッチし、以下、同様に、上から数えて1本目の走査線112と、左から数えてn本目の信号線114との交差に対応するドット110への二値信号Dsをラッチする。

【0077】これにより、まず、図10において上から1本目の走査線112との交差に対応するドット1行分の二値信号Dsが、第1のラッチ回路1454により点順次的にラッチされることになる。なお、データ変換回路300は、第1のラッチ回路1454によるラッチのタイミングに合わせて、各ドットの階調データD0～D3を二値信号Dsに変換して出力することはいうまでもない。

【0078】次に、クロック信号CLYが立ち下がって、走査信号G1が出力されると、図10において上から数えて1本目の走査線112が選択される結果、当該走査線112との交差に対応するドット110のトランジスタ116がすべてオンとなる。一方、当該クロック信号CLYの立ち下がりに対してラッチパルスLPが出

(12)

21

力される。そして、このラッチパルスLPの立ち下がりタイミングにおいて、第2のラッチ回路1456は、第1のラッチ回路1454によって点順次的にラッチされた二値信号Dsを、電位選択回路1458を介して、対応する信号線114の各々にデータ信号d1, d2, d3, ..., dnとして一斉に供給する。このため、上から数えて1行目のドット110においては、データ信号d1, d2, d3, ..., dnの書込が同時に行われることとなる。

【0079】この書込と並行して、図10において上から2本目の走査線112との交差に対応するドット1行分の二値信号Dsが、第1のラッチ回路1454により点順次的にラッチされる。そして、以降同様な動作が、m本目の走査線112に対応する走査信号Gmが出力されるまで繰り返される。すなわち、ある走査信号Gi

(iは、 $1 \leq i \leq m$ を満たす整数)が出力される1水平走査期間(1H)においては、i本目の走査線112に対応するドット110の1行分に対するデータ信号d1, d2, d3, ..., dnの書込と、(i+1)本目の走査線112に対応するドット110の1行分に対する二値信号Dsの点順次的なラッチとが並行して行われることになる。なお、ドット110に書き込まれたデータ信号は、次のサブフィールドSf2における書込まで保持される。

【0080】以下同様な動作が、サブフィールドの開始を規定するスタートパルスDYが供給される毎に繰り返される。但し、サブフィールドSf2においては、二値信号Dsのレベルは常にHレベルである。さらに、1フレーム経過後、交流化信号FRがHレベルになった場合においても、各サブフィールドにおいて同様な動作が繰り返される。

#### 【0081】3. 9. 実施形態の効果

以上のように、本実施形態によれば、サブフィールド方式とFRC方式とを併用したことにより、1フレーム内におけるサブフィールド数を少なくしたとしても、高い階調数を確保することができる。すなわち、同一の階調数を有する(FRC方式を併用しない)サブフィールド方式と比較すると、1フレーム内においてドット電極に書き込む回数を減少させることができるから、消費電力を抑えることが可能になる。

【0082】また、本実施形態によれば、「背景技術」において説明したアナログ・アクティブマトリクス型のFRC方式と比べた場合には、フリッカを抑制できるという効果がある。その理由を以下説明する。仮に、図17、図18に示す制御パターン内の数字を「電圧レベル」に読み替えると、これらの図はアナログ・アクティブマトリクス型FRC方式の制御パターンとしてそのまま用いることができる。しかし、かかるアナログ・アクティブマトリクス型FRC方式においては、液晶層に印加される電圧レベルの変動周期がきわめて長くなる場合(例えば4フレーム)があり、フリッカが目立つような

22

問題が生じる。

【0083】これに対して、本実施形態によれば、各フレームにおいて与えられる部分階調に拘らず、液晶層に印加される電圧レベルの変動がきわめて頻繁に(サブフィールド毎に)生じる。このため、フリッカが目立ちにくくなり、高品位な画像表示が可能になるのである。

#### 【0084】4. 電子機器

##### 4. 1. <一般的構成>

次に、上述した第1および第2実施形態のカラー表示装置および第3実施形態の電気光学装置を携帯型電子機器に適用する場合について説明する。この場合、電子機器は、図19に示されるように、主に、表示情報出力源1000、表示情報処理回路1002、駆動回路1004、電気光学装置100(または90)、クロック発生回路1008並びに電源回路1010を備えて構成される。このうち、表示情報出力源1000は、ROM(Read Only Memory)、RAM(Random Access Memory)などのメモリや、光ディスク装置などのストレージユニット、画像信号を同調して出力する同調回路等を含み、クロック発生回路1008からのクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に出力するものである。

【0085】また、表示情報処理回路1002は、増幅・極性反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種処理回路などを含み、クロック信号に基づいて入力された表示情報からデジタル信号を順次生成し、クロック信号CLKなどのタイミング信号や制御信号とともに駆動回路1004に出力するものである。さらに、駆動回路1004は、上述した走査電極駆動回路120や、信号電極駆動回路140などに相当し、さらに、製造過程において検査に用いる検査回路などを含んだものである。電源回路1010は、各回路に所定の電源を供給するものであり、ここでは、上述した電源回路190も含む概念のものである。

##### 【0086】4. 2. <モバイル型コンピュータ>

次に、上記電気光学装置を、モバイル型のパーソナルコンピュータに適用した例について説明する。図20(b)は、このパーソナルコンピュータの構成を示す正面図である。図において、モバイル型コンピュータ5200は、キーボード5202を備えた本体部5204と、表示ユニット5206とから構成されている。この表示ユニット5206は、先に述べた電気光学装置100(または90)の後方にバックライトを付加することにより構成されている。

##### 【0087】4. 3. <携帯電話器>

さらに、上記電気光学装置を、携帯電話器に適用した例について説明する。図20(c)は、この携帯電話器の構成を示す斜視図である。図において、携帯電話器5300は、複数の操作ボタン5302のほか、受話口5304、送話口5306とともに、電気光学装置100(ま

(13)

23

たは90)を備えるものである。この電気光学装置100にも、必要に応じてその後方にバックライトが設けられる。

#### 【0088】4. 4. <プロジェクタ>

まず、第3実施形態の電気光学装置90は、投射型表示装置のライトバルブとして用いても好適である。そこで、この電気光学装置を用いた投射型表示装置であるプロジェクタ5400について説明する。図20(a)は、投射型表示装置の要部を示す概略構成図である。図中、5431は光源、5442、5444はダイクロイックミラー、5443、5448、5449は反射ミラー、5445は入射レンズ、5446はリレーレンズ、5447は出射レンズ、90R、90G、90Bは上記電気光学装置による液晶光変調装置、5451はクロスダイクロイックプリズム、5437は投射レンズを示す。光源5431はメタルハライド等のランプ5440とランプの光を反射するリフレクタ5441とからなる。青色光・緑色光反射のダイクロイックミラー5442は、光源5431からの光束のうちの赤色光を透過させるとともに、青色光と緑色光とを反射する。透過した赤色光は反射ミラー5443で反射されて、赤色光用液晶光変調装置90Rに入射される。一方、ダイクロイックミラー5442で反射された色光のうち緑色光は緑色光反射のダイクロイックミラー5444によって反射され、緑色光用液晶光変調装置90Gに入射される。

【0089】一方、青色光は第2のダイクロイックミラー5444も透過する。青色光に対しては、長い光路による光損失を防ぐため、入射レンズ5445、リレーレンズ5446、出射レンズ5447を含むリレーレンズ系からなる導光手段が設けられ、これを介して青色光が青色光用液晶光変調装置90Bに入射される。各光変調装置により変調された3つの色光はクロスダイクロイックプリズム5451に入射する。このプリズムは4つの直角プリズムが貼り合わされ、その内面に赤光を反射する誘電体多層膜と青光を反射する誘電体多層膜とが十字状に形成されている。これらの誘電体多層膜によって3つの色光が合成されて、カラー画像を表す光が形成される。合成された光は、投射光学系である投射レンズ5437によってスクリーン5452上に投射され、画像が拡大されて表示される。

#### 【0090】4. 5. <その他>

電子機器としては、以上説明した他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器に対して、上述した電気光学装置が適用可能なのは言うまでもない。

#### 【0091】5. 変形例

24

本発明は上述した実施形態に限定されるものではなく、例えば以下のように種々の変形が可能である。

【0092】(1) 上記各実施形態はカラー表示装置に本発明を適用した例を説明したが、本発明はカラー表示装置に限定されるものではなく、モノクロ表示装置に適用してもよいことは言うまでもない。

【0093】(2) また、上述した第1および第2実施形態にあつては、同時駆動する走査電極の数を「4」としたが、本発明はこれに限られず、「1」以上の整数であれば良い。すなわち、同時に複数本の走査電極を選択する構成としても良いし、1本ずつ順番に選択する構成としても良い。いずれにしても、実施形態で述べた技術を用いて、階調パターンを同時駆動する選択電極数に対応させれば、フリッカや、クロストークなどの発生を防止した高品位な表示が可能となる。

【0094】(3) また、上述した実施形態にあつては、色の3原色としてR(赤)、G(緑)、B(青)を用いることを前提として説明したが、補色のC(シアン)、M(マゼンダ)、Y(イエロー)の3色を用いても構わない。

【0095】(4) 上記第3実施形態においては、ドットが常時オンになるオン区間はサブフィールドSF1として1フレーム期間内に1回設けているが、複数回に分割して設けてもよい。また、オン区間だけでなく、ドットが常にオフになるオフ区間を併せて設けても良い。このようにオン区間とオフ区間を両方設けることにより、1フレーム期間の長さを固定したままでオン区間の長さを調整することができるようになる。

【0096】(5) 上記第3実施形態において対向電極108に印加する駆動信号LCOMは零電位であったが、各ドットに印加される電圧はトランジスタ116の特性、蓄積容量119や液晶の容量等によって、電圧がシフトする場合がある。この様な場合には、対向電極108に印加する駆動信号LCOMのレベルを電圧のシフト量に応じてずらしてもよい。

【0097】(6) また、上記第3実施形態においては、電気光学装置を構成する素子基板101をガラスや石英などの非晶質基板とし、ここに半導体薄膜を堆積してTFTを形成して透過型としたが、本発明は、これに限られない。例えば、素子基板101が対向基板102に反射層を設けて反射型としたり、素子基板101を不透明な半導体基板によって構成し、ドット電極118をアルミニウムなどの反射性金属から形成し、対向基板102をガラスなどから構成すると、電気光学装置90を反射型として用いることができる。

【0098】(7) さらに、上記各実施形態は本発明を液晶を用いた電気光学装置に適用した例を説明したが、他の電気光学装置、特に、オンまたはオフの2値的な表示を行うドットを用いて、階調表示を行う電気光学装置のすべてに適用可能である。このような電気光学装置と

(14)

25

してはエレクトロルミネッセンス装置やプラズマディスプレイなどが考えられる。特に有機エレクトロルミネッセンス装置の場合は、液晶のような交流駆動をする必要が無く、極性反転をしなくて良い。

【0099】(8)上記第3実施形態においては、走査信号G1, G2, G3, …, G<sub>m</sub>を順次排他的に出力することによって走査線112を上から順に選択する例を挙げたが、走査線112の選択順序はこれに限定されるものではなく、例えば走査信号を「G1, G11, G21, …, G2, G12, G22, …, G3, G13, G23, …」の如く、複数ライン毎に飛ばしながら出力し、1サブフィールド内で全ラインの走査線112を選択するようにしてもよい。

【0100】

【発明の効果】以上説明したように本発明によれば、FRC方式による階調表示を行う電気光学装置において、特定の階調レベルで表示品位が低下することを防止することが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1および第2実施形態に係る液晶表示装置の電気的構成を示すブロック図である。

【図2】 同液晶表示装置における走査電極駆動回路120の構成を示すブロック図である。

【図3】 同走査電極駆動回路による走査電圧波形と信号電圧波形を示すタイミングチャートである。

【図4】 同液晶表示装置における信号電極駆動回路の構成を示すブロック図である。

【図5】 第1実施形態におけるオンオフ制御パターンを示す図である。

【図6】 第2実施形態におけるオンオフ制御パターンを示す図である。

【図7】 第2実施形態におけるオンオフ制御パターンを示す図である。

【図8】 第2実施形態におけるオンオフ制御パターンを示す図である。

【図9】 第2実施形態においてG色のみを単独で表示する際のオンオフ制御パターンを示す図である。

【図10】 第3実施形態の電気光学装置の電気的構成を示すブロック図である。

【図11】 第3実施形態における画素の構成例を示す図である。

【図12】 第3実施形態におけるデータ変換回路300のブロック図である。

【図13】 第3実施形態における信号線駆動回路145のブロック図である。

【図14】 第3実施形態における一時的階調とドット電極118への印加波形との関係を示す図である。

【図15】 第3実施形態における電気光学装置の構造図である。

【図16】 第3実施形態の電気光学装置のタイミング

26

チャートである。

【図17】 第3実施形態における入力階調データに対する一時的階調の制御パターンを示す図である。

【図18】 第3実施形態における入力階調データに対する一時的階調の制御パターンを示す図である。

【図19】 第1～第3実施形態を携帯型電子機器に適用する場合における基本ブロック図である。

【図20】 第1～第3実施形態を各種電子機器に適用した例を示す図である。

10 【符号の説明】

90, 100……電気光学装置

90R, 90G, 90B……液晶光変調装置

101……素子基板

101a……表示領域

102……対向基板

104……シール材

105……液晶

106……遮光膜

107……領域

20 108……対向電極

110……ドット

112……走査線

114……信号線

116……トランジスタ

118……ドット電極

119……蓄積容量

120……走査電極駆動回路

130……走査線駆動回路

140……信号電極駆動回路

30 145……信号線駆動回路

150……発振回路

180……制御回路

190……電源回路

200……タイミング信号生成回路

300……データ変換回路

310……書込みアドレス制御部

312……デコーダ

321, 323, 324……メモリブロック

330……表示アドレス制御部

40 332……オア回路

1000……表示情報出力源

1002……表示情報処理回路

1004……駆動回路

1008……クロック発生回路

1010……電源回路

1402……アドレス制御回路

1404……表示メモリ

1406……階調データ変換回路

1406a……変換テーブル

50 1408……演算回路

(15)

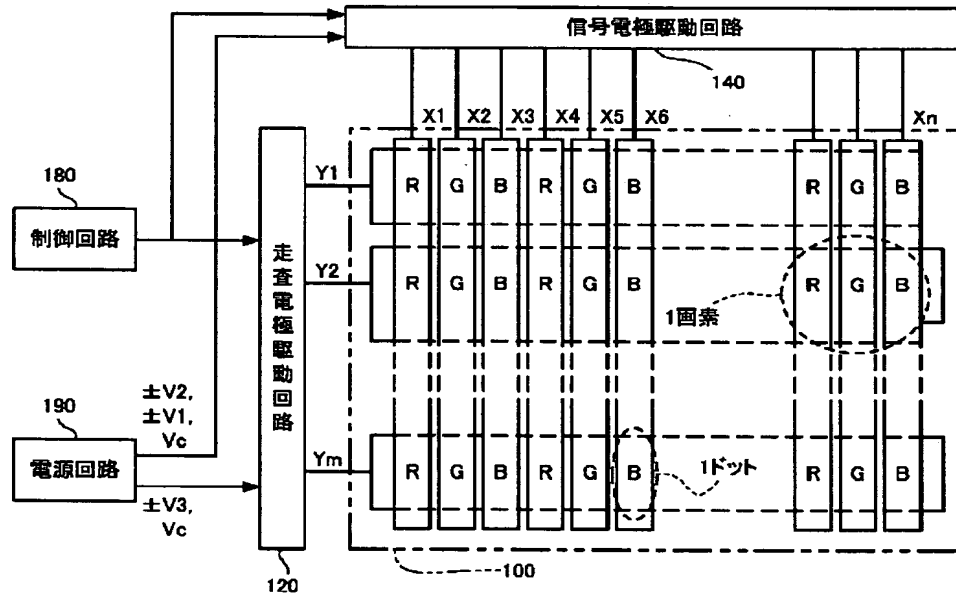
27

1 4 0 8 a ……デコーダ  
1 4 1 0 ……レベルシフタ  
1 4 1 2 ……セレクト  
1 4 5 2 ……Xシフトレジスタ  
1 4 5 4 ……第1のラッチ回路  
1 4 5 6 ……第2のラッチ回路  
1 4 5 8 ……電位選択回路  
5 2 0 0 ……モバイル型コンピュータ  
5 2 0 2 ……キーボード  
5 2 0 4 ……本体部  
5 2 0 6 ……表示ユニット  
5 3 0 0 ……携帯電話器  
5 3 0 2 ……操作ボタン

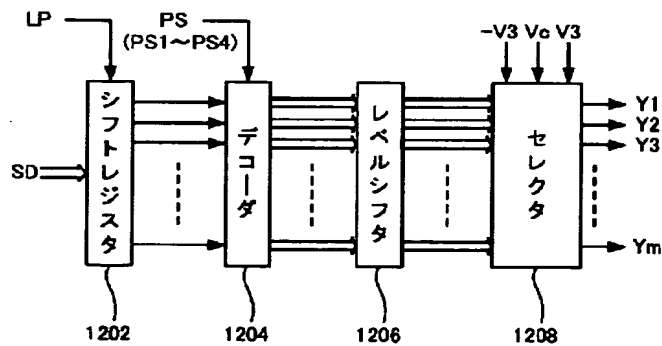
28

5 3 0 4 ……受話口  
5 3 0 6 ……送話口  
5 4 3 1 ……光源  
5 4 3 7 ……投射レンズ  
5 4 4 0 ……ランプ  
5 4 4 1 ……リフレクタ  
5 4 4 2, 5 4 4 4 ……ダイクロイックミラー  
5 4 4 3, 5 4 4 8, 5 4 4 9 ……反射ミラー  
5 4 4 5 ……入射レンズ  
10 5 4 4 6 ……リレーレンズ  
5 4 4 7 ……出射レンズ  
5 4 5 1 ……クロスダイクロイックプリズム  
5 4 5 2 ……スクリーン

【図1】

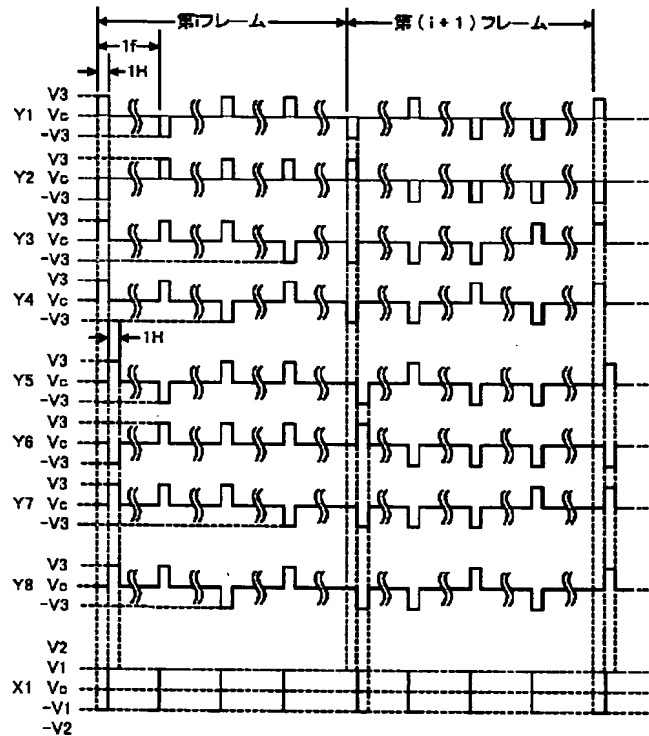


【図2】

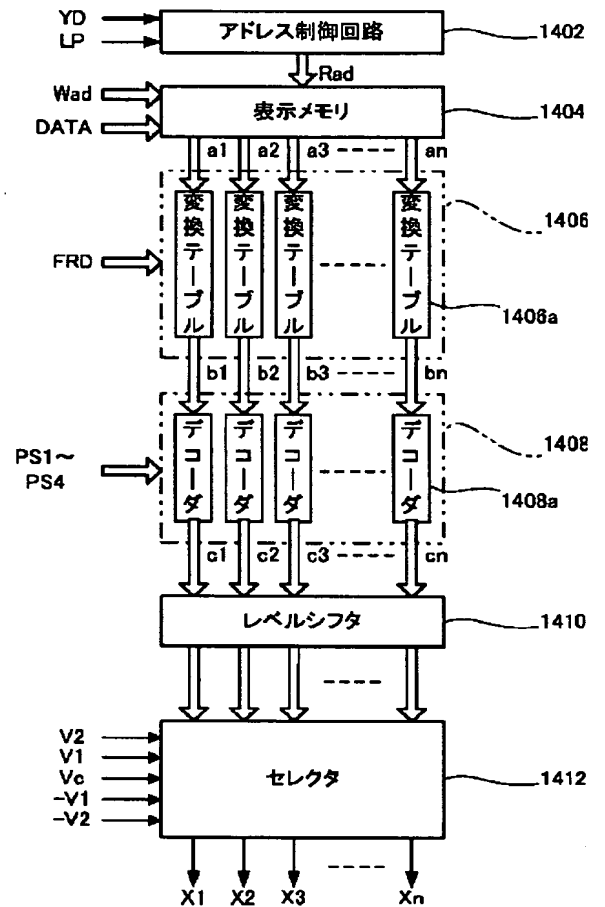


(16)

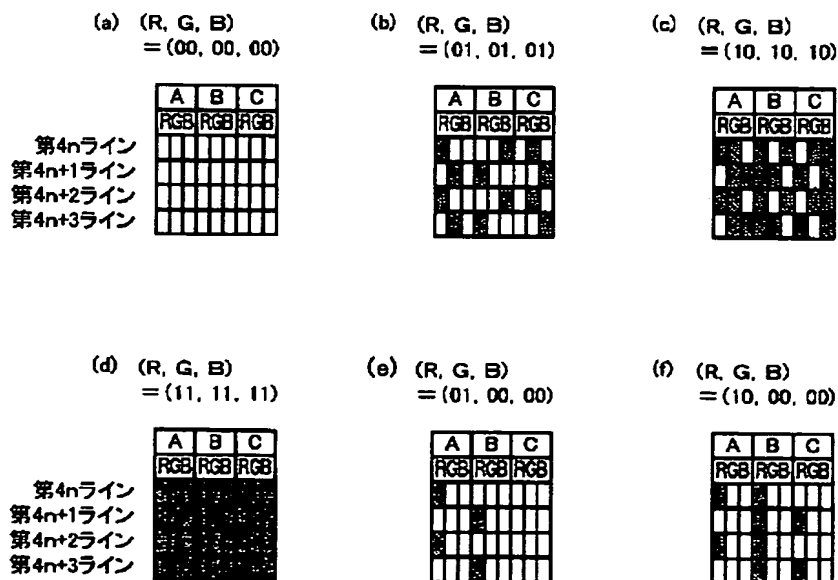
【図3】



【図4】



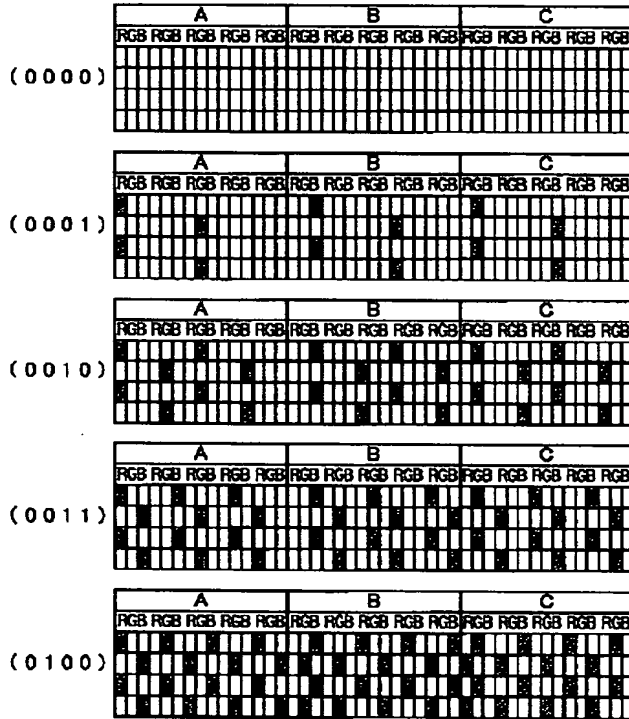
【図5】



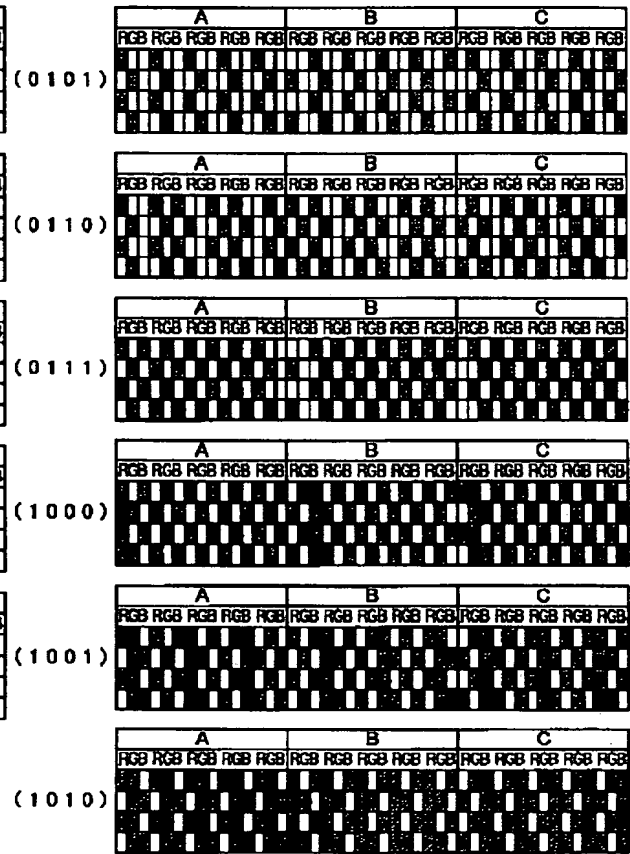


(17)

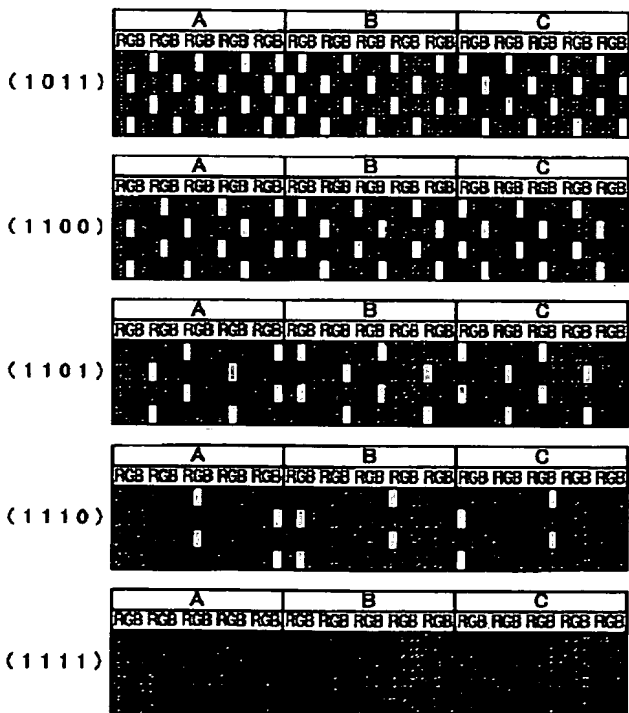
【図6】



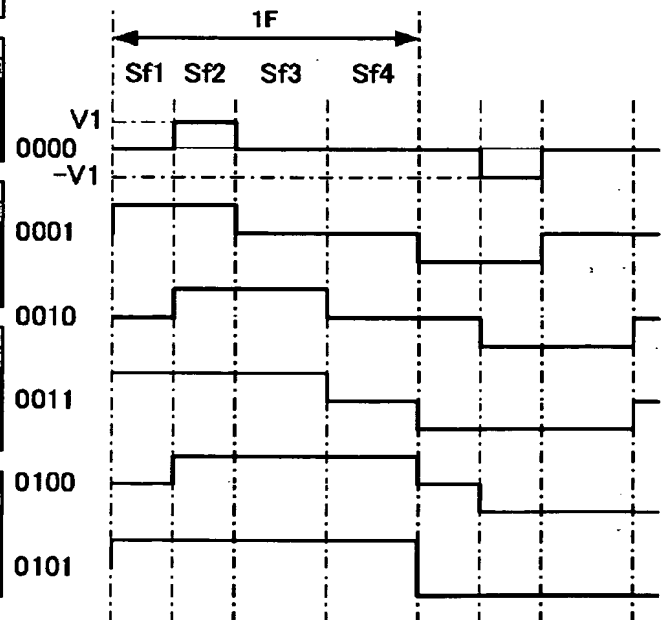
【図7】



【図8】

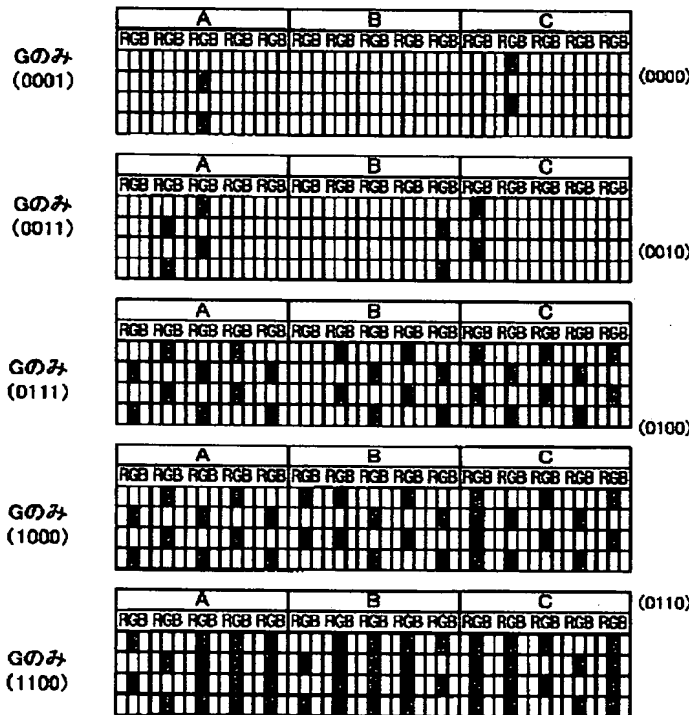


【図14】

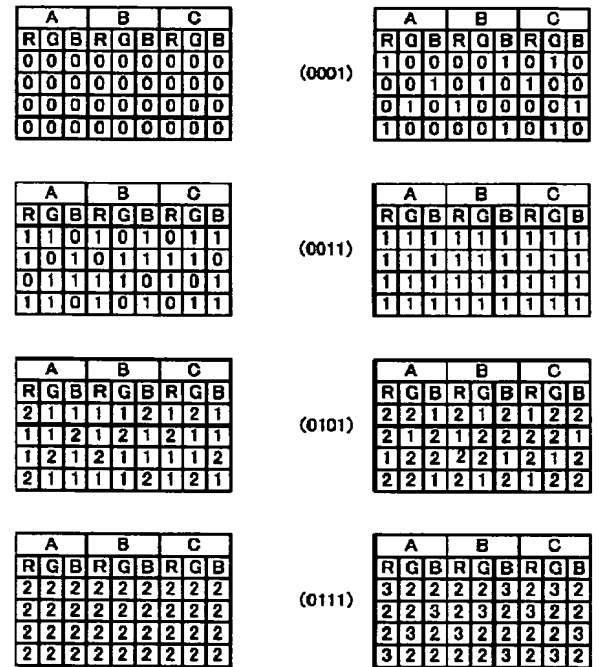


(18)

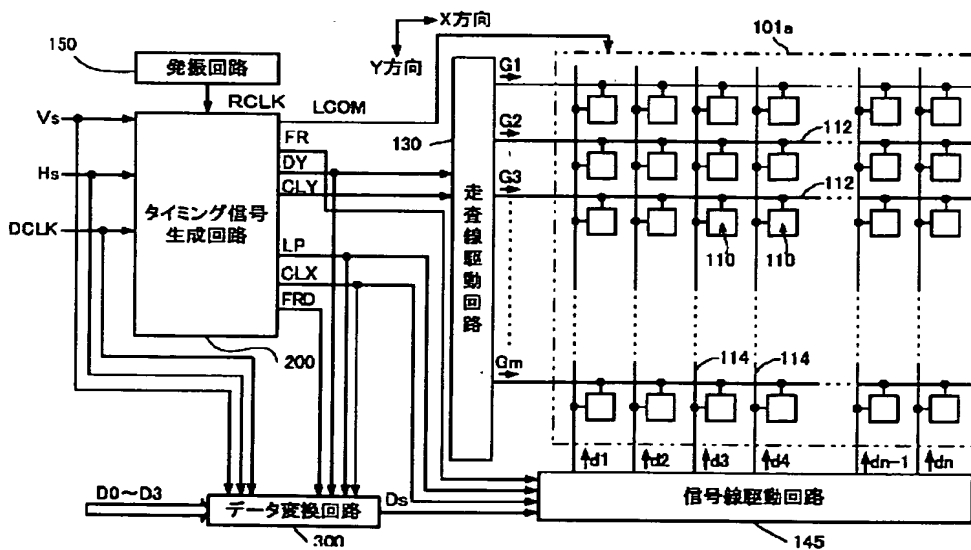
【図9】



【図17】

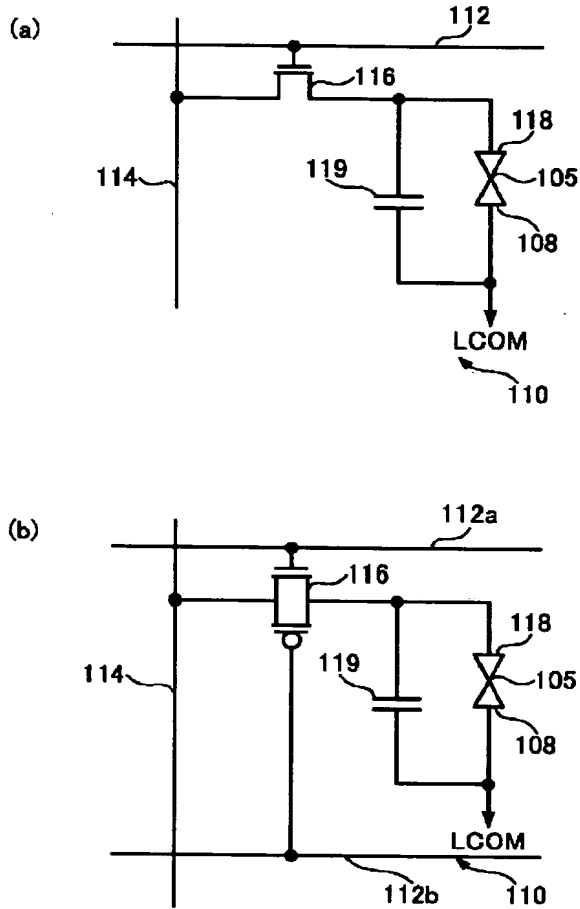


【図10】

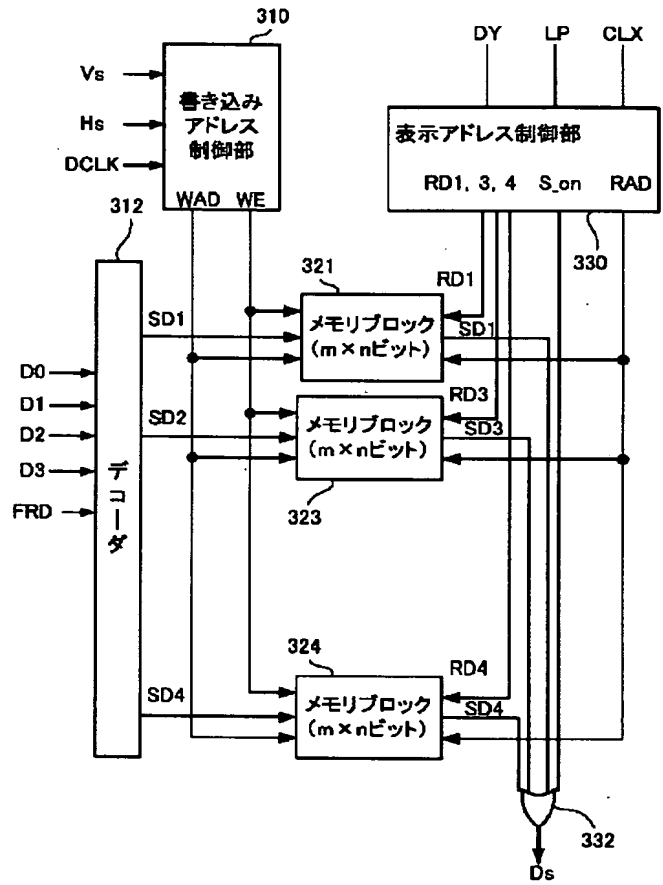


(19)

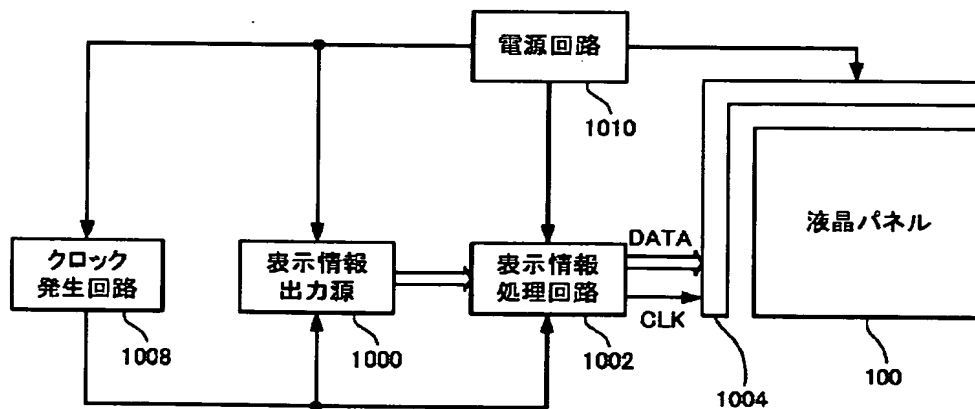
【図11】



【図12】

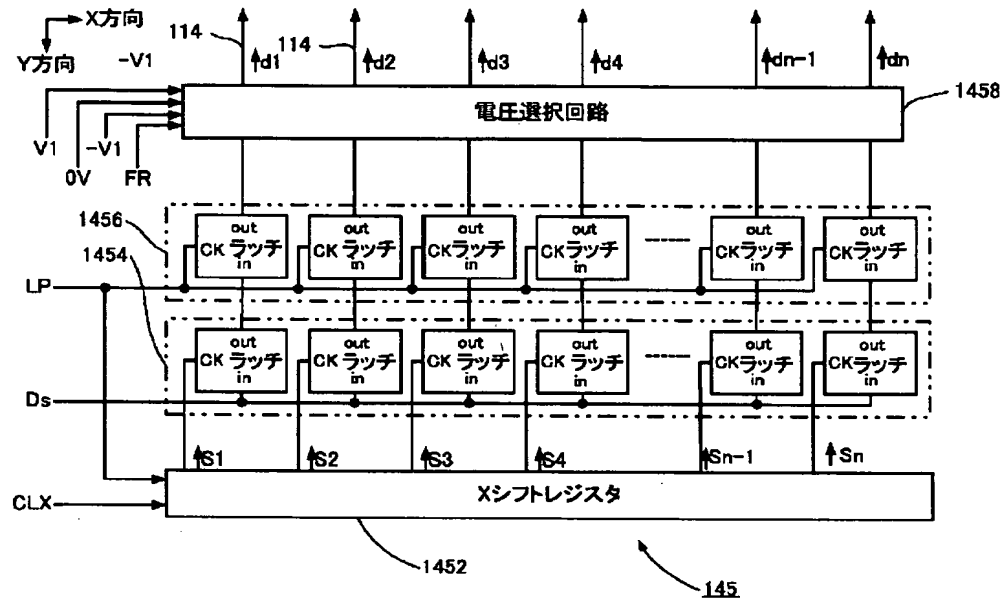


【図19】

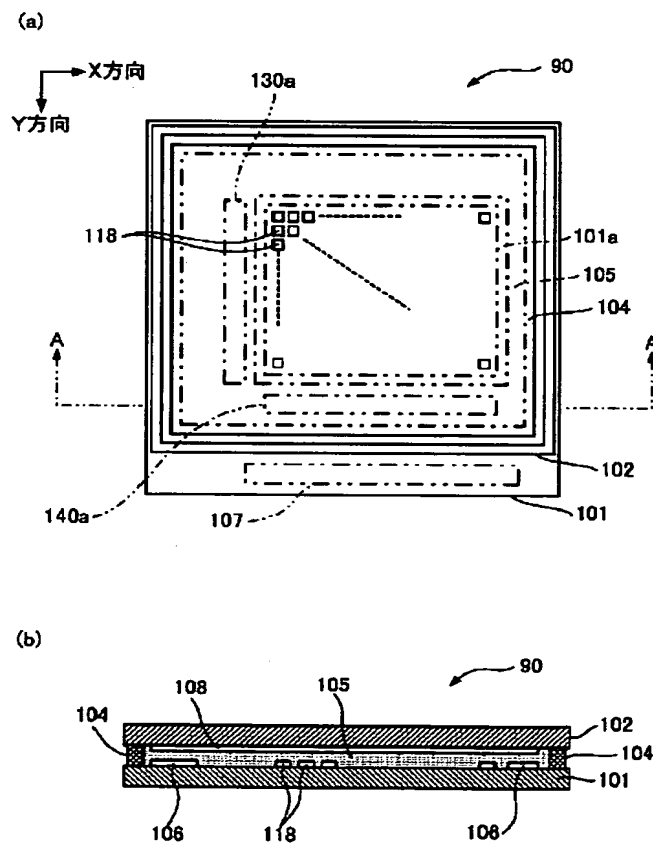


(20)

【図13】

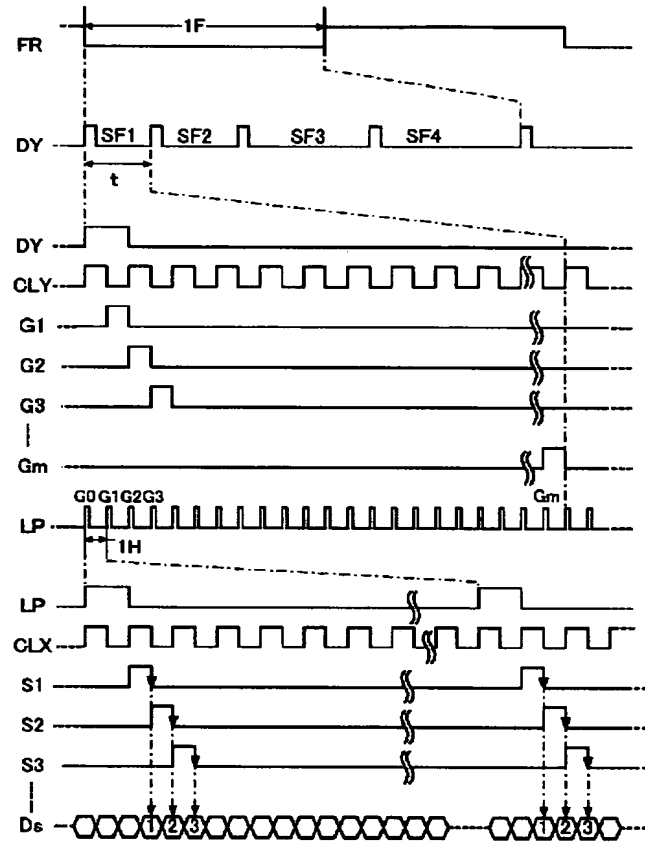


【図15】



(21)

【図16】



(22)

【図 18】

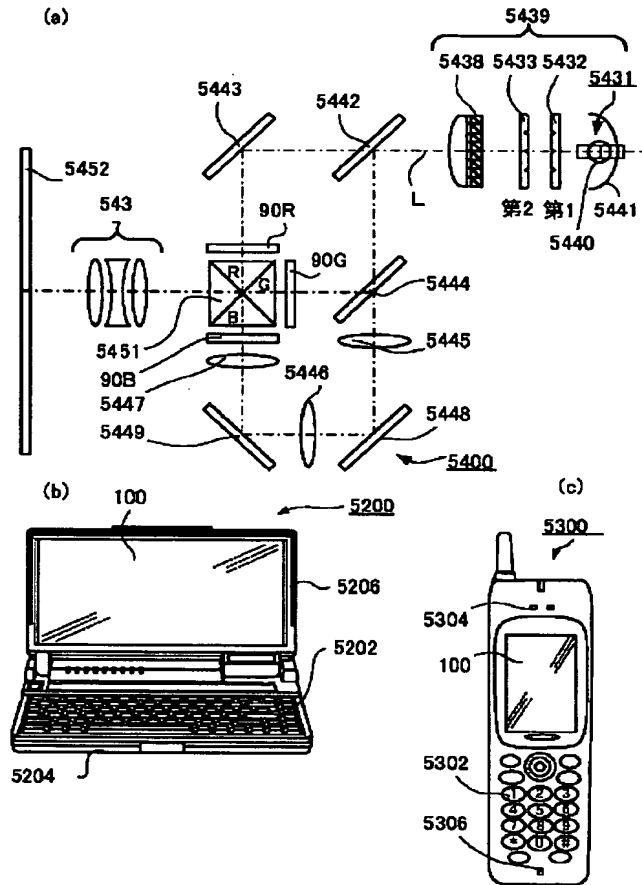
	A B C					
	R	G	B	R	G	B
(1000)	3	3	2	3	2	3
	3	2	3	2	3	3
	2	3	3	3	2	3
	3	3	2	3	2	3

	A B C					
	R	G	B	R	G	B
(1001)	3	3	3	3	3	3
	3	3	3	3	3	3
	3	3	3	3	3	3
	3	3	3	3	3	3

(1010)	A B C					
	R	G	B	R	G	B
	4	3	3	3	4	3
	3	3	4	3	4	3
	3	4	3	4	3	3
	4	3	3	3	4	3
(1011)	A B C					
	R	G	B	R	G	B
	4	4	3	4	3	4
	4	3	4	3	4	4
	3	4	4	4	3	4
	4	4	3	4	3	4
(1100)	A B C					
	R	G	B	R	G	B
	4	4	4	4	4	4
	4	4	4	4	4	4
	4	4	4	4	4	4
	4	4	4	4	4	4
(1101)	A B C					
	R	G	B	R	G	B
	5	4	4	4	5	4
	4	4	5	4	5	4
	4	5	4	5	4	5
	5	4	4	4	5	4
(1110)	A B C					
	R	G	B	R	G	B
	5	5	4	5	4	5
	5	4	5	4	5	5
	4	5	5	5	4	5
	5	5	4	5	4	5
(1111)	A B C					
	R	G	B	R	G	B
	5	5	5	5	5	5
	5	5	5	5	5	5
	5	5	5	5	5	5
	5	5	5	5	5	5

(23)

【図20】



フロントページの続き

(51) Int. Cl. 7

G 0 9 G 3/20

識別記号

F I

G 0 9 G 3/20

テーマコード\* (参考)

6 4 1 K

F ターム (参考) 2H093 NA16 NA33 NA47 NA55 NC26  
 NC34 ND06 ND10 ND34 NF05  
 NF13 NG02  
 5C006 AA12 AA14 AA17 AC24 AF44  
 BB12 BB15 BF03 BF04 FA23  
 5C080 AA10 BB05 DD06 EE29 FF10  
 FF11 JJ01 JJ02 JJ04 JJ06  
 KK07 KK43

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-287715

(43)Date of publication of application : 04.10.2002

(51)Int.Cl. G09G 3/36  
G02F 1/133  
G09G 3/20

(21)Application number : 2001-094072

(71)Applicant : SEIKO EPSON CORP

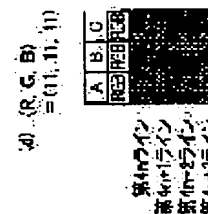
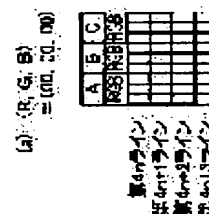
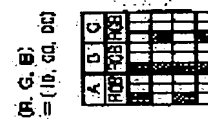
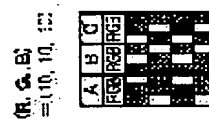
(22)Date of filing : 28.03.2001

(72)Inventor : ITO AKIHIKO

**(54) METHOD AND DEVICE FOR DRIVING ELECTROOPTICAL DEVICE, ELECTROOPTICAL DEVICE AND ELECTRONIC EQUIPMENT****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To reduce flickers in an electrooptical device of passive and active matrix type FRC (Frame Rate Control) systems.

**SOLUTION:** According to input gradation data, the input gradation data are displayed by controlling them on-off at a three-frame cycle based on the control pattern shown in Fig. 5. In this invention, different on-off control patterns can be given to the groups A, B, C, respectively. Thus, when any of the groups is changed a little in a temporary gradation, delicate gradations can be displayed on the whole. Thus, even when a large number of gradations are required, an on-off cycle of each dot can be shorten, and flickers can be prevented.

**LEGAL STATUS**

[Date of request for examination]

26.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



**\* NOTICES \***

**JPO and NCIPi are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] The actuation approach of the electro-optic device characterized by to perform ON, OFF, or control of temporary gradation using a control pattern which is the actuation approach of an electro-optic device of controlling ON of two or more arranged dots, OFF, or temporary gradation for every frame corresponding to input gradation data, and performing a gradation display, divides two or more of said dots into two or more groups, and is different for every groups of these to the same input gradation data.

[Claim 2] Said two or more dots are the actuation approaches of the electro-optic device according to claim 1 characterized by using a different control pattern to the same input gradation data for two groups of the arbitration which is arranged along a line and the direction of a train, and adjoins in a line or the direction of a train.

[Claim 3] Said each control pattern is the actuation approach of the electro-optic device according to claim 1 characterized by giving said each group different temporary gradation corresponding to some [ at least ] input gradation data.

[Claim 4] The actuation approach of the electro-optic device which is the actuation approach of an indicating equipment of performing a gradation display by turning on or turning off two or more dots which divided one frame into two or more subfields, and were arranged in the shape of a matrix for this every subfield, and is characterized by switching the control pattern of turning on and off for said every subfield for every frame to the same input gradation data.

[Claim 5] The driving gear of the electro-optic device characterized by performing the actuation approach given in any [ claim 1 thru/or ] of 4 they are.

[Claim 6] Corresponding to the crossover with two or more scanning lines and two or more signal lines, it comes to arrange two or more dots by fixed regularity. It is the electro-optic device which controls ON or OFF of said dot for every frame corresponding to gradation level, and performs a gradation display. The electro-optic device characterized by having the control circuit which performs ON, OFF, or control of temporary gradation using a control pattern which divides said two or more dots into two or more groups, and is different for every groups of these to the same input gradation data.

[Claim 7] With the dot electrode which is arranged corresponding to each crossover of two or more scanning lines, two or more signal lines, and a these scanning lines and a signal line, and constitutes a dot, and the scan signal which is established for said every dot electrode and supplied through the scanning line concerned The component substrate equipped with the switching element which controls a flow with a signal line and the dot electrode concerned concerned, An opposite substrate equipped with the counterelectrode by which opposite arrangement was carried out to said dot electrode, The opto electronics material pinched by the question of said component substrate and said opposite substrate, and the scanning-line actuation circuit which divided one frame and which carries out sequential supply of said scan signal for every subfield at each of said scanning line, For said every subfield with the data-conversion circuit which changes gradation data into the data for said every subfield The data signal of the ON or OFF when control patterns differ for every frame to the same input gradation data The electro-optic device characterized by providing the signal-line actuation circuit supplied to the signal line corresponding to the dot concerned at the period when said scan signal is supplied to the scanning line corresponding to the dot concerned, respectively.

[Claim 8] Electronic equipment characterized by having an electro-optic device according to claim 6 or 7.

---

[Translation done.]



**\* NOTICES \***

**JPO and NCIPI are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is used for presenting of various information, and relates to the suitable actuation approach of an electro-optic device, the driving gear of an electro-optic device, an electro-optic device, and electronic equipment.

[0002]

[Background of the Invention] Generally, in the electrochromatic display, while dividing 1 pixel into 3 dots (sub pixel) corresponding to each primary color of R (red), G (green), and B (blue), the dot of each color is indicated by gradation and it has the composition of performing a color gradation display. As one of the methods of such a gradation display, the FRC (Frame Rate Control) method which controls turning on and off of each dot per frame is learned.

[0003] Here, an FRC method is adopted using the liquid crystal display of a passive matrix mold, and the case where for example, 16 gradation displays (1 pixel color display of 4096 colors) are performed about 1 dot is assumed. In this case, a gradation display is performed by changing the frame made to turn on among 15 frames (or OFF) about a certain dot in 16 steps of 0-15 according to the gradation level of the dot concerned. However, if the dot made to turn on or turn off is centralized in time and spatially, since it will become the so-called cause of a flicker, it is common to distribute the dot made to turn on or turn off as in time as possible and spatially.

[0004] although what is necessary is just to make only five of 15 frames turn on about the dot made for example, into 5/15 gradation -- simple -- the 1- it turns on in the 5th frame -- making -- remaining the 6- by method which the 15th frame is made to turn off, a flicker will be conspicuous. For this reason, when it is made to turn on every three frames like the 1st, the 4th, the 7th, the 10th, and the 13th frame for example, and its attention is paid to a certain dot, the method which distributes in time the frame made to turn on is adopted. The method which is made to turn on in the 1st, the 2nd, the 4th, the 5th, the 7th, the 8th, the 10th, the 11th, the 13th, and the 14th frame for example, (making it turn off every three frames), and is made similarly to turn on among 15 frames about the dot made into 10/15 gradation and which distributes ten frames in time is adopted.

[0005] On the other hand, if adjoining dots are made to turn on and off simultaneously, it will become the cause of a flicker too. Then, the method which distributes also spatially the dot made to turn on and off is also adopted. For example, the dot which displays the 5/15 above-mentioned gradation is G color, and R color is arranged on the left-hand side, the dot of B color is arranged on right-hand side, and it assumes that these dots also display 5/15 gradation. While making it turn on by the 2nd, the 5th, the 8th, the 11th, and the 14th frame about the dot of B color located in right-hand side (below) in this case, about the dot of R color located in left-hand side (above), it is good to make it turn on by the 3rd, the 6th, the 9th, the 12th, and the 15th frame.

[0006] Thus, when the frame which makes the dot of RGB each color turn on was distributed and its attention is paid to one pixel, if it is 5/15 gradation, in which frame, one dot will surely be turned on. Namely, although it differs, since it is small, change of brightness cannot be noticeable a flicker and, as for the color of the dot turned on for every frame, can carry out [ a flicker ].

[0007] The above-mentioned FRC method is considered [ that it is applicable also to the liquid crystal display of an analog active-matrix mold, and ] although mainly used abundantly at the liquid crystal display of a passive matrix mold etc. In addition, the FRC method of the analog active-matrix mold described below is not a well-known technique, and is explained as a premise of the invention in this application. The liquid crystal display of a active-matrix mold consists of opto electronics material slack liquid crystal with which

the question of the dot electrode arranged for example, in the shape of a matrix, the component substrate with which a switching element like TFT (Thin Film Transistor: thin film transistor) connected to this dot electrode etc. was prepared, the opposite substrate with which the counterelectrode which counters a dot electrode was formed, and both [ these ] substrates was filled up.

[0008] And in such a configuration, if a scan signal is impressed to a switching element through the scanning line, the switching element concerned will be in switch-on. If the picture signal of the electrical potential difference according to gradation is impressed to a dot electrode through a signal line in the case of this switch-on, the charge according to the electrical potential difference of a picture signal will be accumulated in the liquid crystal layer between the dot electrode concerned and a counterelectrode. Are recording of a charge [ in / considering the switching element concerned as an OFF state / the liquid crystal layer concerned ] is maintained with capacitive [ of a dot electrode and a counterelectrode ], storage capacitance, etc. after a charge storage. Thus, each switching element is made to drive, and when the amount of charges to store up is controlled according to gradation, the concentration as which light is modulated and displayed for every dot will change. For this reason, it becomes possible to display gradation.

[0009] Under the present circumstances, since some of those periods are sufficient to the period for displaying one screen, while making sequential selection of each scanning line by the scanning-line actuation circuit the 1st, storing up a charge in each dot electrode By the configuration which samples the picture signal of the electrical potential difference according to gradation to the signal line which made sequential selection of the signal line and was chosen as the 2nd by the signal-line actuation circuit in the selection period of the scanning line the 3rd The time-division-multiplex actuation which communalized the scanning line and a signal line about two or more dots is attained.

[0010] Here, the picture signal impressed to a signal line is the electrical potential difference corresponding to gradation, i.e., an analog signal. Therefore, a principle top can make the number of gradation increase indefinitely in the liquid crystal display of an analog active-matrix mold. However, if the number of gradation is made to increase, a highly precise thing will be required of a D/A conversion circuit, an operational amplifier, etc., and it will invite the cost high of the whole equipment. Then, the number of gradation realized by a D/A conversion circuit etc. is stopped somewhat low, and it is possible to realize the still more minute number of gradation by FRC. For example, the number of gradation realized by a D/A conversion circuit etc. is made into 16 gradation, and the case where 45/64 gradation in [ all ] 64 gradation is displayed is assumed. In this case, what is necessary is to display three frames with 11/16 gradation, and just to display remaining one frame with 12/16 gradation among those, by making four frames into a period.

[0011]

[Problem(s) to be Solved by the Invention] However, also in which method mentioned above, when the gradation display as which a certain specific primary color component is emphasized was performed, the problem that display grace fell depending on gradation occurred. First, a passive matrix mold is examined supposing the case where color display which makes only the dot of G 3/15 gradation, and considers only a green component as a gradation display by making the dot of other B and R into 0/15 gradation (off display), respectively is performed. In this case, if its attention is paid about a certain dot which performs the display concerned, it will be turned on at the 1st, the 6th, and the 11th frame, and will become off with other frames. If it puts in another way, ON of the dot of G and OFF will be repeated by one 5 times the period of a frame period. Here, supposing frame frequency is 50Hz, the on-off frequency of the dot concerned is set to 10Hz, and can recognize a flicker clearly with the naked eye.

[0012] Moreover, when an FRC method is applied to the liquid crystal display of an analog active-matrix mold, the same problem occurs. In the example mentioned above, when the case where 45/64 gradation is displayed only to the dot of G is assumed, gradation will change to 11/16 and 12/16 by one (for example, 12.5Hz) 4 times the period of a frame period. If an analog active-matrix mold is adopted, although the amplitude of gradation fluctuation can be made small as compared with a passive matrix mold, it is the same at the point that a flicker can be recognized with the naked eye. This invention is made in view of the situation mentioned above, a flicker is stopped, and it aims at offering the actuation approach of an electro-optic device that a high-definition display can be performed, the driving gear of an electro-optic device, an electro-optic device, and electronic equipment.

[0013]

[Means for Solving the Problem] If it is in this invention in order to solve the above-mentioned technical problem, it is characterized by providing the following configuration. In addition, the inside of a parenthesis is instantiation. If it is in a configuration according to claim 1, it is the actuation approach of an electro-optic device of controlling ON of two or more arranged dots, OFF, or temporary gradation for every frame

corresponding to input gradation data, and performing a gradation display. Said two or more dots are divided into two or more groups (groups A, B, and C), and it is characterized by performing ON, OFF, or control of temporary gradation using a control pattern which is different for every groups of these to the same input gradation data. Furthermore, if it is in a configuration according to claim 2, in the actuation approach of an electro-optic device according to claim 1, said two or more dots are arranged along a line and the direction of a train, and it is characterized by using a different control pattern to the same input gradation data for two groups of the arbitration which adjoins in a line or the direction of a train. Furthermore, if it is in a configuration according to claim 3, in the actuation approach of an electro-optic device according to claim 1, said each control pattern is characterized by giving said each group different temporary gradation corresponding to some [ at least ] input gradation data. Moreover, if it is in a configuration according to claim 4, by turning on or turning off two or more dots which divided one frame into two or more subfields, and were arranged in the shape of a matrix for this every subfield, it is the actuation approach of an indicating equipment of performing a gradation display, and is characterized by switching the control pattern of turning on and off for said every subfield for every frame to the same input gradation data. Moreover, if it is in a configuration according to claim 5, it is characterized by performing the actuation approach given in any [ claim 1 thru/or ] of 4 they are. Moreover, if it is in a configuration according to claim 6, corresponding to the crossover with two or more scanning lines and two or more signal lines, it comes to arrange two or more dots by fixed regularity. It is the electro-optic device which controls ON or OFF of said dot for every frame corresponding to gradation level, and performs a gradation display. Said two or more dots are divided into two or more groups (groups A, B, and C), and it is characterized by having the control circuit which performs ON, OFF, or control of temporary gradation using a control pattern which is different for every groups of these to the same input gradation data. If it is in a configuration according to claim 7, moreover, two or more scanning lines (112), With the dot electrode (118) which is arranged corresponding to each crossover of two or more signal lines (114), and a these scanning lines and a signal line, and constitutes a dot, and the scan signal which is established for said every dot electrode and supplied through the scanning line concerned The component substrate equipped with the switching element which controls a flow with a signal line and the dot electrode concerned concerned (101), An opposite substrate equipped with the counterelectrode by which opposite arrangement was carried out to said dot electrode, The opto electronics material pinched by the question of said component substrate and said opposite substrate (liquid crystal 105), The scanning-line actuation circuit which divided one frame and which carries out sequential supply of said scan signal for every subfield at each of said scanning line (130), The data-conversion circuit which changes gradation data into the data for said every subfield, The data signal of the ON or OFF when control patterns differ for every frame to the same input gradation data for said every subfield It is characterized by providing the signal-line actuation circuit (140) supplied to the signal line corresponding to the dot concerned at the period when said scan signal is supplied to the scanning line corresponding to the dot concerned, respectively. Moreover, if it is in a configuration according to claim 8, it is characterized by having an electro-optic device according to claim 6 or 7.

[0014]

[Embodiment of the Invention] 1. Explain the 1st operation gestalt of this invention with reference to a drawing below 1st operation gestalt 1.1. <the configuration of a electrochromatic display>. First, the electrochromatic display concerning the operation gestalt of this invention is explained taking the case of a liquid crystal display. Drawing 1 is the block diagram showing the configuration of this liquid crystal display. As shown in this drawing, while two or more m scan electrodes (scanning line) Y1-Ym are extended and formed in a line writing direction, two or more n signal electrodes (signal line) X1-Xn are extended and formed in the direction of a train at the electro-optic device 100 used as a liquid crystal panel. Here, in the electro-optic device 100, while the scan electrodes Y1-Ym are formed in one substrate among the substrates of a couple and signal electrodes X1-Xn are formed in the substrate of another side, it has the composition that liquid crystal was pinched among both substrates. Therefore, each dot will be constituted between two electrodes by the liquid crystal pinched in the meantime in a part for each intersection of the scan electrodes Y1-Ym and signal electrodes X1-Xn. Here, any 1 color is assigned to each dot in order among R (red), G (green), and B (blue), and it has at it the composition that the transmitted light or the reflected light is colored by the light filter (graphic display abbreviation). Moreover, 1 pixel of a square is mostly constituted by 3 dots of RGB which adjoins each other.

[0015] On the other hand, the scan electrode actuation circuit 120 drives the scan electrodes Y1-Ym, respectively, and the signal-electrode actuation circuit 140 drives signal electrodes X1-Xn, respectively. Here, if liquid crystal is TN (Twisted Nematic) mold, orientation processing which the direction of a major

axis of a liquid crystal molecule can twist continuously about 90 degrees among both substrates will be performed. And in the case of an electrical-potential-difference impressing condition, while carrying out the rotatory polarization about 90 degrees in accordance with torsion of a liquid crystal molecule, as a result of a liquid crystal molecule's inclining in the direction of electric field, as for the light which passes through between two electrodes by orientation processing, the optical activity in electrical-potential-difference the condition of not impressing disappears at the case in electrical-potential-difference the condition of not impressing. For this reason, if an electro-optic device 100 is for example, a transparency mold, while light will penetrate in the state of no electrical-potential-difference impressing by arranging the polarizer with which a front-face and tooth-back side and a polarization shaft cross at right angles mutually (parallel), respectively (cutoff), light will intercept in the state of electrical-potential-difference impressing (transparency). Therefore, a predetermined display is possible by controlling the electrical potential difference impressed to each dot by the scan electrode actuation circuit 120 and the signal-electrode actuation circuit 140.

[0016] In addition, if a liquid crystal molecule is the STN (Super TwistedNematic) mold liquid crystal which has the torsion orientation of 180 degrees or more, while arranging a polarizing plate respectively on the outside of the substrate of a couple, the same display is possible also for the configuration which arranges the phase contrast plate with which coloring is compensated between one [ at least ] polarizing plate and a substrate. Thus, many things can be chosen and a liquid crystal ingredient can be used, if the actuation approach of this invention can be suited.

[0017] On the other hand, a control circuit 180 supplies [ as opposed to / especially / the signal-electrode actuation circuit 140 ] indicative-data DATA which specifies the content of a display with a write address Wad while generating and supplying various kinds of control signals (it mentions later if needed), clock signals, etc. to each of the scan electrode actuation circuit 120 and the signal-electrode actuation circuit 140.

[0018] Next, while a power circuit 190 generates  $V_3$  (selection electrical potential difference) used as a scan electrical potential difference of the scan electrodes  $Y_1$ - $Y_m$ , and  $V_c$  (non-choosing electrical potential difference) and supplies them to the scan electrode actuation circuit 120, it generates  $V_2$  used as a signal level of signal electrodes  $X_1$ - $X_m$ ,  $V_1$ , and  $V_c$ , and supplies them to the signal-electrode actuation circuit 140. Here, an electrical potential difference  $V_c$  is a mean value electrical potential difference of electrical-potential-difference  $V_2$  used as a signal level, and  $V_1$ , and is an electrical potential difference used as polar criteria. For this reason, in this operation gestalt, in a positive-electrode side, a high order is said rather than an electrical potential difference  $V_c$ , and a negative-electrode side means lower order rather than an electrical potential difference  $V_c$ . Moreover, the voltage ratio of the signal levels  $V_1$  and  $V_2$  at the time of being based on  $V_c$  is  $V_1:V_2=1:2$ .

[0019] In addition, if it is in the scan electrode actuation circuit 120, the signal-electrode actuation circuit 140 and a control circuit 180, and a power circuit 190, it is possible to integrate and to constitute as one chip. Thus, if constituted, in mounting of an electro-optic device 100, the field of a cutback of circuit magnitude, etc., it will become advantageous.

[0020] 1.2. <MLS actuation> -- here, actuation [ in / for convenience / this operation gestalt ] of explanation is explained. The actuation approach of the MLS (Multi-Line Selection) method of making multiple-times selection of the scan electrode by one frame (1 vertical-scanning period) is used for it while the liquid crystal display of this operation gestalt makes the multiple selection of two or more scan electrodes simultaneously. Here, with this operation gestalt, if the number of scan electrodes driven simultaneously is set to "4", as shown in drawing 3, in each of each field (1f) which divided one frame into four equally, a scan electrode will be simultaneously chosen in a selection period (1H) every four one by one.

[0021] While making a detail carry out equal distribution of the selection period into one frame in time, maintaining normality and an orthogonality, four are made into a group, they are simultaneously chosen as it, and it is made to distribute them spatially among the scan electrodes  $Y_1$ - $Y_m$  in the scan electrodes  $Y_1$ - $Y_m$ . Here, "normality" means that the actual value of the selection electrical potential difference impressed to all the scan electrodes  $Y_1$ - $Y_m$  becomes equal mutually in a frame period unit, and a "orthogonality" means that the result of having carried out the sum of products of the voltage swing impressed to a certain scan electrode and the voltage swing impressed to the scan electrode of other arbitration by one frame becomes zero.

[0022] Now, since it corresponds to such a microwave landing system, a control circuit 180 generates the respectively following control signals. Namely, to the 1st, a control circuit 180 outputs the initiation pulse YD to the beginning of each field, and sets it at the beginning of each field the 2nd. Select data SD which directs selection of four scan electrodes is outputted. To the 3rd The latch pulse LP is outputted to every

[ which makes simultaneous selection of the four scan electrodes ] selection period (1H). The polar data PS which direct the polarity of the selection electrical potential difference which should be impressed to the 4th to the selected scan electrode are outputted, and the frame data FRD in which a frame number (sequence of a vertical-scanning period) at present is shown [ 5th ] are outputted.

[0023] Here, with this operation gestalt, since four scan electrodes are chosen simultaneously, the polar data PS consist of PS1-PS4 corresponding to four scan electrodes to choose. In order to consider as a scan electrical potential difference as shown in drawing 3 , for example, the polar data PS1-PS4 If it writes "+" and it writes "-", it will set to the i-th frame. [ the case where choose the selection electrical potential difference V3, and it turns on a positive-electrode side ] [ the case where choose selection electrical-potential-difference-V3 and it turns on a negative-electrode side ] In the 1st field, in (+-++) and the 2nd field, (-+++ ) and the 3rd field make (+++-) and it is made sequence with (+++-) in the 4th field. moreover, the \*\* (i+1) frame which continues since the polarity shown with the polar data PS1-PS4 is reversed for every frame in order to perform alternating current actuation -- setting -- the 1st field -- (-+ --) -- the 2nd field -- (-- + ---) -- the 3rd field -- (--- +) and the 4th field -- (-- it becomes +-).

[0024] Next, the case where a dot is turned on is made into "+", and if the case where it turns off is defined as "-", the signal level to the signal electrode which intersects four selected scan electrodes will be set up according to the following procedures. Namely, its attention is paid about four dots corresponding to the crossover with the signal electrode which is [ 1st ] applicable, and four scan electrodes chosen. The inequality of turning on and off of a dot and the polarity of a selection electrical potential difference is detected [ 2nd ]. To the 3rd If the number of inequalities is "0" and the number of inequalities is "1" about - V2 - If the number of inequalities is "2" about V1, the number of inequalities is "3" about Vc and the number of inequalities is "4" about V1, suppose that V2 is chosen, respectively.

[0025] For example, when all of four dots which intersect the scan electrodes Y1-Y4 and a signal electrode X1 are ON, since turning on and off of four dots is (++++) , as compared with sequence, only the 2nd is inharmonic [ the polarity of the selection electrical potential difference of the scan electrodes Y1-Y4 is (+-++) , and / turning on and off ] in the 1st field of the i-th frame of drawing 3 . For this reason, since the number of inequalities is set to "1", it sets at the selection period of the beginning of the field concerned, and in a signal electrode X1, it is an electrical potential difference. - V1 will be chosen.

[0026] Moreover, when all of four dots which intersect the scan electrodes Y5-Y8 and a signal electrode X1 are OFF for example, since turning on and off of four dots is (----) , as compared with sequence, 1 and 3 or the 4th are inharmonic [ the polarity of the selection electrical potential difference of the scan electrodes Y1-Y4 is (+-++) , and / turning on and off ]. For this reason, since the number of inequalities is set to "3", as for an electrical potential difference, V1 will be chosen as a signal electrode X1 in the 2nd selection period of each field.

[0027] If same selection is performed for every field, the electrical potential differences impressed to the first selection period in the 2nd - the 4th field are all. - It is set to V1 and each electrical potential difference impressed to the 2nd selection period is set to V1. Furthermore, with the following \*\* (i+1) frame, since applied voltage is reversed by alternating current actuation, when performing the above-mentioned display, in the selection period of the beginning of each field, and the 2nd selection period, the voltage waveform impressed to a signal electrode X1 becomes as it is shown in drawing 3 .

[0028] With 1.3. <a gradation pattern>, next this operation gestalt, a gradation pattern as performed 4 gradation displays using an FRC method and shown in drawing 5 (a) - (d) is used. This gradation pattern uses "9 Dot x4 line of a train" as a basic pattern, and the pattern same as a period is repeated in three frames. In addition, for the dot which performed hatching in drawing, a burning condition and the dot of void are in a putting-out-lights condition. Like a graphic display, the 4nline (however, n= 0, 1 and 2, ....) and a \*\* (4n+2) line are the same patterns mutually about all of the input gradation data of 00, 01, 10, and 11, and a \*\* (4n+1) line and a \*\* (4n+3) line are the same patterns mutually.

[0029] If the pattern shown in (a) - (d) of drawing 5 is made into the 1st frame when expressing 4 gradation by three frames, the 2nd frame will be taken as the pattern which shifted 1 dot of them on the left. If it does so, the pattern of the B section will come to the A section, the pattern of the C section will come to the B section, and the pattern of the A section will come to the C section. The 3rd frame is taken as the pattern which shifted 2 dots of patterns of the 1st frame on the left. If it does so, the pattern of the C section will come to the A section, the pattern of the A section will come to the B section, and the pattern of the B section will come to the C section.

[0030] Drawing 5 (a) In - (d), although the case where the gradation of RGB each color was the same was shown, since gradation differs for every color, generally the gradation pattern of each color of these



drawings will be used for every color. This drawing (e) and (f) are mentioned as the example. This drawing (e) is an example in case the gradation of R color is "01" and the gradation of G and B color is "00." In this drawing (e), the gradation pattern of R color is the same as that of what is shown in this drawing (b), and the gradation pattern of G and B color is the same as that of what is shown in this drawing (a). Moreover, this drawing (f) is an example in case the gradation of R color is "10" and the gradation of G and B color is "00." In this drawing (f), the gradation pattern of R color is the same as that of what is shown in this drawing (c), and the gradation pattern of G and B color is the same as that of what is shown in this drawing (a).

[0031] The group division of each [ these ] dot is carried out like a graphic display at Groups A, B, and C. One group is formed by 3 dots, i.e., 1 pixel, in this operation gestalt. Although the group for 9 dots is shown on drawing, the group division of all the dots arranged along with one line (in the direction of X) is carried out every 3 dots at A, B, C, A, B, C, and the order of .... Moreover, the group from whom these dots differ every 4 dots along the direction of Y is assigned. For example, 3 dots to which 3 dots located in the direction upside of Y to 3 dots which constitutes the group A of a graphic display are located in Group B and the bottom are classified into Group C. This is for a striped pattern to arise, when the same group is arranged in the direction of X, or the direction of Y, since temporary gradation for every group differs to common input gradation data in this operation gestalt.

[0032] The concrete configuration of 1.4. <a scan electrode actuation circuit>, next the actuation circuit which drives a microwave landing system using the above-mentioned gradation pattern is explained. First, the configuration of the scan electrode actuation circuit 120 is explained with reference to drawing 2. Drawing 2 is the block diagram showing the configuration of the scan electrode actuation circuit 120. In this drawing, a shift register 1202 is m bit shift register corresponding to the total of the scan electrodes Y1-Ym, for every selection period, carries out a sequential shift and outputs select data SD supplied from the control circuit 180 by the latch pulse LP. Here, the transfer signal of each bit by the shift register 1202 specifies four scan electrodes which should be simultaneously chosen as each scan electrode corresponding to 1 to 1, respectively. Since four scan electrodes have composition by which sequential assignment is carried out for every selection period with this operation gestalt, for example, in the selection period of the beginning in one frame, the scan electrodes Y1-Y4 will be chosen, and the scan electrodes Y5-Y8 will be chosen in the next selection period. Then, while a decoder 1204 outputs the voltage selection signal which directs the selection electrical potential difference V3 or selection of -V3 to each of four scan electrodes specified with the shift register 1202 according to the polar data PS1-PS4, it outputs the voltage selection signal which directs selection of an electrical potential difference Vc to other scan electrodes.

[0033] Now, a level shifter 1206 expands the voltage swing of the voltage selection signal outputted by the decoder 1204. And a selector 1208 chooses actually the selection electrical potential difference directed by the voltage selection signal to which the voltage swing was expanded, and impresses it to a corresponding scan electrode. According to the scan electrode actuation circuit 120 of such a configuration, one frame to the beginning of each field equally divided into four While select data SD which directs selection of four scan electrodes is supplied and the sequential transfer of this is carried out by the latch pulse LP for every selection period Since the polar data PS1-PS4 are supplied for every field, the voltage waveform impressed to the scan electrodes Y1-Ym becomes as it is shown in drawing 3.

[0034] The configuration of 1.5. <a signal-electrode actuation circuit>, next the signal-electrode actuation circuit 140 is explained with reference to drawing 4. Drawing 4 is the block diagram showing the configuration of the signal-electrode actuation circuit 140. In this drawing, the address control circuit 1402 has composition which carries out stepping every four lines by the latch pulse LP supplied for every selection period while it generates the line address Rad for four lines used for read-out of an indicative data and resets the line address Rad concerned for four lines by the initiation pulse YD. It will follow, for example, the address control circuit 1402 will generate the line address Rad of - of 1st line the 4th line in the selection period of the beginning of each field, and the line address Rad of - of 5th line the 8th line will be generated in the next selection period.

[0035] Then, display memory 1404 is a dual port RAM which has a storage region corresponding to the dot of an at least m line xn train, and while gradation data DAT A which shows the gradation level of each dot is written in the address specified by the write address Wad at random, it has the composition that reading appearance of the gradation data of the address specified in Address Rad is sequentially carried out by four lines, by the read-out side at the writing side. Namely, from display memory 1404, reading appearance of the gradation data corresponding to the dot of a four line xn train is carried out for every selection period. Then, suppose that a1-an [ four gradation data of explanation by which reading appearance is carried out for convenience in each train ] are written corresponding to each train of signal electrodes X1-Xn.



[0036] Next, turning on and off of the dot which changes the gradation data-conversion circuit 1406 into a gradation pattern as shown in drawing 5 according to the gradation data a1-an by which reading appearance was carried out, and intersects four selected scan electrodes is determined. Since turning on and off of each of this dot changes periodically for every frame as stated previously, according to the frame data in which a frame number is shown, turning on and off of each dot will be changed according to the rule expressed previously.

[0037] For this reason, the gradation data-conversion circuit 1406 corresponds translation table 1406a to each train, and is n (here n= 4) \*\*\*\*\*. Here, a viewing area memorizes beforehand each gradation pattern of the train with which translation table 1406a corresponding to a certain train is shown in drawing 5 by four lines. And if the gradation data corresponding to four dots and the frame data FRD in which a frame number is shown are supplied, while translation table 1406a investigates the gradation pattern corresponding to the frame shown about each dot by the gradation level and the frame data FRD corresponding to the gradation data concerned, the dot data which the dot concerned distinguishes [ ON or ] whether it is off, and shows turning on and off of the dot will be outputted. And translation table 1406a corresponding to one certain train has composition which outputs the dot data b in which turning on and off of four dots in the train concerned is shown, and, for this reason, the dot data b1-bn equivalent to a four line xn train will be outputted from the gradation data-conversion circuit 1406 corresponding to the signal electrodes X1-Xn of n train, respectively.

[0038] Next, an arithmetic circuit 1408 generates and outputs the voltage selection signal as which the electrical potential difference which should be impressed to each of signal electrodes X1-Xn is made to choose it from the dot data b1-bn for the four line xn train which specifies turning on and off. For this reason, an arithmetic circuit 1408 is equipped with decoder 1408a corresponding to each train of signal electrodes X1-Xn. Here, decoder 1408a for one certain train compares mutually four dot data and transfer signals PS1-PS4 corresponding to the train concerned with the 1st, asks for the number of inequalities, and outputs the voltage selection signal which directs selection of the signal level which should be impressed to the signal electrode of the train concerned the 2nd according to the number of inequalities. Therefore, from an arithmetic circuit 1408, the voltage selection signals c1-cn which direct selection of a signal level will be outputted corresponding to the signal electrodes X1-Xn of n train, respectively. In addition, as mentioned above, the relation between the number of inequalities and a signal level is -V2, -V1, and Vc, V1 and V2, respectively, if the numbers of inequalities are "0", "1", "2", "3", and "4."

[0039] And a level shifter 1410 expands the voltage swing of the voltage selection signals c1-cn, respectively. And a selector 1412 is impressed to the signal electrodes X1-Xn which choose actually the electrical potential difference directed by the voltage selection signals c1-cn to which the voltage swing was expanded, and correspond, respectively. According to the signal-electrode actuation circuit 140 of such a configuration, it sets among each field at a certain selection period. If some four scan electrodes are chosen, while reading appearance of the gradation data of the dot for four lines corresponding to the crossover with the four scan electrodes concerned is carried out from display memory 1404 From this gradation data and the frame data FRD based on a control circuit 180, turning on and off of the dot concerned for four lines will be specified, and signal electrodes X1-Xn will be impressed for the signal level according to this turning on and off, respectively.

[0040] 1.6. the effectiveness of an operation gestalt -- as mentioned above, in this operation gestalt, a dot is divided into two or more groups, and since ON and OFF control are performed using a control pattern which is different for every groups of these to the same input gradation data, temporary gradation which is different for every group if needed can be given. Thus, although temporary gradation which is different to each group in this operation gestalt is given, the whole gradation becomes equal to the value which equalized each temporary gradation spatially and in time. For this reason, though the alternative of each "temporary gradation" was limited, gradation minute as the whole is realizable.

[0041] Furthermore, in this operation gestalt, since the period of which the group applied to each dot takes a round is three frames, it can stop the maximum period of turning on and off of each dot by 3 times the frame period. When 4 times of a frame period, 5 times, and a long on-off period like .... can be avoided by this and it performs monochromatic specification, it is possible for it to be hardly conspicuous and to carry out a flicker. Thereby, according to this operation gestalt, it becomes possible to control a flicker effectively, securing the high number of gradation.

[0042] Furthermore, since the liquid crystal display of this operation gestalt has the composition of impressing a selection electrical potential difference in 4 steps by one frame, in the selection period while making sequential selection of the four scan electrodes collectively, its selection electrical potential

difference is low, and it ends, and a display good also on such a low selection electrical potential difference is more possible for it than the configuration which chooses one scan electrode at a time, and impresses a selection electrical potential difference. When performing the display from which it adds and four dots which intersect four scan electrodes by which simultaneous selection is made since it is one of the above-mentioned display patterns, if its attention is paid to one certain train even if it is which gradation level serve as the same gradation level by the gradation pattern of a liquid crystal display, generating of a cross talk is prevented beforehand and a high-definition display is possible.

[0043] 2. Explain the electrochromatic display of the 2nd operation gestalt, next the 2nd operation gestalt of this invention. The hardware configuration of the 2nd operation gestalt is the same as that of the 1st operation gestalt. However, with this operation gestalt, a gradation pattern as performed 16 gradation displays using an FRC method and shown in drawing 6 - drawing 8 is used. This gradation pattern uses "45 Dot x4 line of a train" as a basic pattern, and the pattern same as a period is repeated in 15 frames. In addition, for the dot to which it added shading in drawing, a burning condition and the dot of void are in a putting-out-lights condition. The figure given to the left-hand side of each pattern in these drawings is input gradation data, and is made into a common thing to the total color of RGB.

[0044] If the pattern shown in drawing 6 - 8 is made into the 1st frame when expressing 16 gradation by 15 frames, the 2nd frame will be taken as the pattern which shifted 1 dot of patterns of the 1st frame on the left for every block of A, B, and C. The 3rd frame is taken as the pattern which shifted 1 dot of patterns of the 2nd frame on the left for every block of A, B, and C. The 4th frame is taken as the pattern which shifted 1 dot of patterns of the 3rd frame on the left for every block of A, B, and C. Thus, a pattern takes a round of 15 frames. In addition, the pattern at the left end of each block will shift to a right end with the following frame.

[0045] Moreover, also in drawing 6 - drawing 8, the 4nline, a  $^{**}(4n+1)$  line, a  $^{**}(4n+2)$  line, and a  $^{**}(4n+3)$  line (however,  $n=0, 1$  and  $2, \dots$ ) serve as the same pattern from a top to each input gradation data, respectively. moreover, the input gradation data of R color and B color -- both (0000) --  $^{**}$  -- it carries out and the example which gave various gradation only to G color is shown in drawing 9.

[0046] In this operation gestalt, one group is constituted by 5 pixels (15 dots), and the group who adjoins in the direction of X and the direction of Y is a mutually different group like the 1st operation gestalt. And also in this operation gestalt, each groups' A, B, and C temporary gradation is determined, and the input gradation data specified with the average of these groups' temporary gradation are expressed so that clearly from drawing 6 - drawing 9. Thereby, this operation gestalt can control a flicker effectively like the 1st operation gestalt, securing the high number of gradation.

[0047] 3. Explain the electro-optic device of 3rd operation gestalt 3.1. <the outline of subfield actuation>, next the 3rd operation gestalt of this invention. This operation gestalt is the example which combined the subfield method which performs a gradation display, and the FRC method by dividing one frame into two or more subfields, and turning a dot on and off for every subfield.

[0048] Here, the outline of the subfield actuation adopted in this operation gestalt is explained. One frame (1F) is divided into the "4" subfields SF1-SF4 in drawing 14. Among these, a subfield SF 2 is a subfield always turned on irrespective of gradation data, in order to give threshold voltage  $V_{th}$ . In this operation gestalt, input gradation data are data of 16 gradation which consists of 4 bits of D0-D3. A subfield SF 1 is set as the weighting  $^{*****}$  die length of "1" gradation to the gradation of a dot, and subfields SF3 and SF4 are set as the die length which gives weighting of "2" gradation.

[0049] Therefore, it is possible to express 6 gradation of - (0101) like a graphic display (0000) according to the on-off condition of subfields SF1-SF4. And in this operation gestalt, with subfield actuation, an FRC method is used together and 16 gradation of input gradation data is expressed by this. In the FRC method of this operation gestalt, the gradation pattern shown in drawing 17 and drawing 18 is used. This gradation pattern uses "9 Dot x3 line of a train" as a basic pattern, and the pattern same as a period is repeated in three frames.

[0050] In addition, in drawing, the figure of "0" - "5" is gradation given by subfield actuation in each frame of each dot. In this operation gestalt, the gradation given to each dot in each frame is called "partial gradation." Therefore, total of the partial gradation for three frames becomes "temporary gradation of a dot" about each dot. Moreover, in one group in a certain frame, the average of temporary gradation of each dot becomes "a group's temporary gradation." And the average value of Groups' A, B, and C temporary gradation becomes the whole gradation, i.e., the gradation corresponding to input gradation data. Moreover, the figure given to the left-hand side of each pattern in these drawings is input gradation data, and is made into a common thing to the total color of RGB here.

[0051] Moreover, also in drawing 17 and drawing 18, the 4nline, a  $4n+1$  line, a  $4n+2$  line, and a  $4n+3$  line (however,  $n=0, 1$  and  $2, \dots$ ) serve as the same pattern from a top to each input gradation data, respectively. If ON/OFF state of each subfield are set up as mentioned above, the subfield turned on as shown in drawing 14 can always be continuously generated within one frame irrespective of required partial gradation.

[0052] The configuration of the electro-optic device of 3.2. <the timing signal generation circuit 200 and others>, next this operation gestalt is explained with reference to drawing 10. In drawing 10, Vertical Synchronizing signal Vs, Horizontal Synchronizing signal Hs, and the dot clock signal DCLK of the input gradation data D0-D3 (16 gradation) are supplied to the timing signal generation circuit 200 from the high order equipment which is not illustrated. Moreover, an oscillator circuit 150 supplies the basic clock RCLK of read-out timing to the timing signal generation circuit 200. The timing signal generation circuit 200 generates various kinds of timing signals, clock signals, etc. which are explained below according to these signals. First, the frame data FRD are data in which a frame number is shown, and the alternating current-inverted signal FR is a signal to invert.

[0053] A driving signal LCOM is a signal impressed to the counterelectrode of an opposite substrate, and becomes fixed potential (zero potential) in this operation gestalt. A start pulse DY is a pulse signal first outputted in each subfield. A clock signal CLY is a signal which specifies the horizontal scanning period by the side of a scan (Y side). The latch pulse LP is a pulse signal outputted to the beginning of a horizontal scanning period, and is outputted at the time of level transition (namely, starting and falling) of a clock signal CLY. A clock signal CLX is a dot clock signal for a display.

[0054] On the other hand, in drawing, it extends in the direction of X (line), and two or more scanning lines 112 are formed in viewing-area 101a on the component substrate 101. Moreover, along the direction of Y (train), two or more signal lines 114 extend, and are formed. And a dot 110 is formed corresponding to each crossover with the scanning line 112 and a signal line 114, and is arranged in the shape of a matrix. Here, the total number of the scanning line 112 is made into m, and the total number of a signal line 114 is made into n (m and n are two or more integers, respectively).

[0055] 3.3. As a concrete configuration of the <configuration of dot> dot 110, what is shown in drawing 11 (a) is mentioned, for example. this configuration -- while the source is connected to a signal line 114 and a drain is connected to the dot electrode 118 for the gate of a thin film transistor (TFT) 116 at the scanning line 112, respectively -- between the dot electrode 118 and counterelectrodes 108 -- an opto electronics material -- liquid crystal 105 is pinched and the liquid crystal layer is formed. Here, a counterelectrode 108 is a transparent electrode formed in an opposite substrate at the whole surface so that it may counter with the dot electrode 118. Moreover, it stands in a row in the dot electrode 118 and a counterelectrode 108, storage capacitance 119 is formed, and effect on the display by a charge leaking from the dot electrode 118 is made small. In addition, although one potential of storage capacitance 119 was made into a counterelectrode 108 and same electric potential with this operation gestalt, it is good also as the touch-down potential GND, and the potential and same electric potential of a gate line.

[0056] Here, with the configuration shown in drawing 11 (a), since only one channel mold is used as a transistor 116, offset voltage is needed, but as shown in drawing 11 (b), the configuration which combined the P channel mold transistor and the N channel mold transistor complementary, then the effect of offset voltage are cancellable. However, with this complementary-type configuration, since it will be necessary to supply exclusive level mutually as a scan signal, the two scanning lines of the scanning lines 112a and 112b are needed to the dot 110 of one line.

[0057] 3.4. The <scanning-line actuation circuit 130> explanation is again returned to drawing 10. The scanning-line actuation circuit 130 transmits the start pulse DY supplied to the beginning of a subfield according to a clock signal CLY, and is the scan signal G1, G2, and G3 to each of the scanning line 112 -- It supplies exclusively one by one as Gm.

[0058] With reference to 3.5. <the data-conversion circuit 300>, next drawing 12, the detail configuration of the data-conversion circuit 300 is explained. If 312 is a decoder and the gradation data D0-D3 and the frame data FRD are inputted in drawing, input gradation data will be changed into the subfield data SD1, SD3, and SD4. That is, if the frame data FRD and the gradation data D0-D3 are determined, based on drawing 17 or drawing 18, the partial gradation given with the frame concerned to each dot will be determined.

[0059] And if the partial gradation of the frame concerned is determined, based on drawing 14, the on-off condition of subfields SF1, SF3, and SF4 will be determined as a meaning. The subfield data SD1, SD3, and SD4 are the bit data corresponding to ON/OFF state of each [ these ] subfields SF1, SF3, and SF4.

[0060] Next, 321,323,324 is memory block, it is prepared in order to memorize the subfield data SD1, SD3, and SD4 respectively, and it has the room of a  $m \times n$  bit respectively corresponding to the viewing area (m line  $\times$  n train) of the component substrate 101. Memory block 321,323,324 is constituted so that writing and read-out actuation can be performed asynchronously and independently. 310 is a write-in address control section, and supplies the write enable signal WE and the write-in address WAD to each memory block synchronizing with Vertical Synchronizing signal Vs, Horizontal Synchronizing signal Hs, and the dot clock signal DCLK.

[0061] That is, whenever the value of the write-in address WAD is decided, the write-in address control section 310 outputs the write enable signal WE, while it counts up the dot clock signal DCLK and outputs this count result as the write-in address WAD. Moreover, the count result in the write-in address control section 310 is reset whenever Vertical Synchronizing signal Vs is inputted. The write-in address WAD which carries out sequential access of the room of the  $m \times n$  bit will be supplied to each memory block 321,323,324 by this, and sequential storing of the subfield data SD1, SD3, and SD4 will be carried out to the address according to the display position in corresponding memory block.

[0062] On the other hand, the display address control section 330 will output address signal RAD which accesses the corresponding bit data of a display line, if each above-mentioned subfield period is started. Address signal RAD synchronizes with a clock signal CLX, and "n-1" time increment is carried out according to the number of display columns. Address signal RAD which carries out sequential access of the bit of the 1st train - the n-th train to a corresponding display line by this is outputted.

[0063] Moreover, it will always be in enabling state during the period of the subfields SF1, SF3, and SF4 where the read-out signals RD1, RD3, and RD4 correspond respectively, and is made an OFF state in the other subfield period. In each subfields SF1, SF3, and SF4, only one corresponding memory block will be in the condition in which read-out is possible by this, and other memory block will be in a read-protection condition. Thereby, initiation of a subfield SF 1 carries out reading appearance of the subfield data SD 1 of a m line  $\times$  n train one by one from memory block 321.

[0064] Next, in a subfield SF 2, ON signal S\_on is held at H level. In addition, ON signal S\_on is held in periods other than subfield SF2 at L level. Next, also in subfields SF3 and SF4, memory block 323,324 is respectively accessed like the case of a subfield SF 1, and reading appearance of the subfield data SD3 and SD4 of a m line  $\times$  n train is carried out one by one respectively. 332 is an OR circuit and outputs the OR of these subfields data SD1, SD3, and SD4 and ON signal S\_on as a data signal Ds.

[0065] 3.6. <the signal-line actuation circuit 145>, next the signal-line actuation circuit 145 are a data signal d1, d2, and d3 to the signal line 114 which corresponds n latched binary signals Ds through the potential selection circuitry 1458 in the next horizontal scanning period, respectively after [ which is equivalent to the number of a signal line 114 in a binary signal Ds in a certain horizontal scanning period ] carrying out a n piece sequential latch, It supplies all at once as --dn. Here, the concrete configuration of the signal-line actuation circuit 145 is as being shown in drawing 13 . That is, the signal-line actuation circuit 145 consists of the X shift register 1452, the 1st latch circuit 1454, the 2nd latch circuit 1456, and a potential selection circuitry 1458.

[0066] Among these, the X shift register 1452 transmits the latch pulse LP supplied to the beginning of a horizontal scanning period according to a clock signal CLX, and is the latch signal S1, and S2 and S3, They are -- and the thing exclusively supplied one by one as Sn. Next, the 1st latch circuit 1454 is a binary signal Ds, The latch signal S1, S2, and S3 They are -- and the thing which carries out a sequential latch in falling of Sn. And the 2nd latch circuit 1456 latches each of the binary signal Ds latched by the 1st latch circuit 1454 all at once in falling of the latch pulse LP, and transmits it to the potential selection circuitry 1458.

[0067] The potential selection circuitry 1458 changes these latched binary signals into potential based on the alternating current-ized signal FR, and is a data signal d1, d2, and d3, They are -- and the thing impressed to a signal line 114 as dn. That is, if the alternating current-ized signal FR is L level, it is a data signal d1, d2, and d3 -- H level of dn is changed into potential V1, and L level is changed into zero potential. On the other hand, if the alternating current-ized signal FR is H level, it is a data signal d1, d2, and d3 -- H level of dn is potential. - L level is changed into V1 at zero potential.

[0068] 3.7. The structure of the electro-optic device of which <configuration of liquid crystal equipment> \*\*\*\* was done is explained with reference to drawing 15 (a) and (b). Here, this drawing (a) is a top view showing the configuration of an electro-optic device 90, and this drawing (b) is a sectional view of the A-A' line in this drawing (a). As shown in these drawings, the electro-optic device 90 has the structure where the liquid crystal 105 as an opto electronics material was pinched by this gap while the component substrate 101 with which the dot electrode 118 etc. was formed, and the opposite substrate 102 with which the

counterelectrode 108 etc. was formed maintain a fixed gap and each other are stuck by the sealant 104. In addition, although it is closed with a sealing agent after the amount of notch is in a sealant 104 and liquid crystal 105 is actually enclosed through here, it is omitted in these drawings. Here, the component substrate 101 and the opposite substrates 102 are amorphous substrates, such as glass and a quartz. And the dot electrode 118 grade is formed of TFT which deposits the semi-conductor book film on the component substrate 101, and grows into it. That is, an electro-optic device 90 will be used as a transparency mold. [0069] Now, in the component substrate 101, the light-shielding film 106 is formed in the inside of a sealant 104, and the outside field of viewing-area 101a. The scanning-line actuation circuit 130 is formed in field 130a in in the field in which this light-shielding film 106 is formed, and the signal-line actuation circuit 145 is formed in field 140a. That is, it has prevented that light carries out incidence of the light-shielding film 106 to the actuation circuit formed in this field. It has the composition that a driving signal LCOM is impressed to this light-shielding film 106 with a counterelectrode 108. For this reason, in the field in which the light-shielding film 106 was formed, since the applied voltage to a liquid crystal layer serves as cheek zero, it will be in electrical-potential-difference the condition of not impressing of the dot electrode 118, and the same display condition.

[0070] Moreover, in the component substrate 101, it is the field 140a outside in which the signal-line actuation circuit 145 is formed, and two or more connection terminals are formed in the field 107 which separated the sealant 104, and it has the composition of inputting a control signal, a power source, etc. from an outside. On the other hand, the light-shielding film 106 and connection terminal in the component substrate 101, and the electric flow are achieved by the flow material (graphic display abbreviation) in which the counterelectrode 108 of the opposite substrate 102 was formed in at least one place among four corners in a substrate pasting part. That is, the driving signal LCOM has composition further impressed to a light-shielding film 106 through flow material at a counterelectrode 108, respectively through the connection terminal prepared in the component substrate 101.

[0071] Otherwise, corresponding to the application of an electro-optic device 90, if it is a direct viewing type, the light filter arranged the shape of a stripe, the shape of the shape of a mosaic and a triangle, etc. to the 1st will be prepared in the opposite substrate 102, and the light-shielding film (black matrix) set to the 2nd from a metallic material, resin, etc. will be prepared in it. In addition, a light filter is not formed when using as a light valve of a projector mentioned later, for example in the case of the application of a colored light modulation. Moreover, in the case of a direct viewing type, the front light which irradiates light from the opposite substrate 102 side, or the back light which irradiates light from the component substrate 101 side is prepared in an electro-optic device 90 if needed. It adds, and while the orientation film (graphic display abbreviation) by which rubbing processing was carried out is prepared in the predetermined direction, respectively and the direction of orientation of the liquid crystal molecule in electrical-potential-difference the condition of not impressing is specified to the electrode forming face of the component substrate 101 and the opposite substrate 102, the polarizing plate (graphic display abbreviation) according to the direction of orientation is prepared in the component substrate 101 and the opposite substrate 102. However, since efficiency for light utilization will increase as a result of the above-mentioned orientation film's, an above-mentioned polarizer's, etc. becoming unnecessary if the polymer dispersed liquid crystal distributed as a minute grain is used into a macromolecule as liquid crystal 105, in points, such as a raise in brightness, and low-power-izing, it is effective.

[0072] 3.8. Explain actuation of an operation gestalt, next actuation of the electro-optic device concerning the operation gestalt mentioned above. Drawing 16 is a timing chart for explaining actuation of this electro-optic device. First, the alternating current-ized signal FR is a signal reversed by every one frame (1F). On the other hand, a start pulse DY is supplied at the time of initiation of each subfield.

[0073] Here, when a start pulse DY is supplied in one frame (1F) from which the alternating current-ized signal FR is set to L level, they are the scan signal G1, G2, and G3 by the transfer according to the clock signal CLY in the scanning-line actuation circuit 130 (refer to drawing 10) -- Gm is exclusively outputted to a period (t) one by one. In addition, the period (t) is set as the period still shorter than the shortest subfield SF 1.

[0074] Now, the scan signal G1, G2, and G3 -- By Gm's having the pulse width which is equivalent to the half period of a clock signal CLY, respectively, and counting from a top, the scan signal G1 corresponding to 1 Motome's scanning line 112 has the composition that only the half period of a clock signal CLY is outputted by being delayed at least, after a start pulse DY is supplied and a clock signal CLY starts first. Therefore, after a start pulse DY is supplied before the scan signal G1 is outputted, one shot (G0) of the latch pulse LP will be supplied to the signal-line actuation circuit 145.

[0075] Then, the case where one shot (G0) of this latch pulse LP is supplied is examined. First, when one shot (G0) of this latch pulse LP is supplied to the signal-line actuation circuit 145, it is the latch signal S1, S2, and S3 by the transfer according to the clock signal CLX in the signal-line actuation circuit 145 (refer to drawing 13), -- and Sn are exclusively outputted to a horizontal scanning period (1H) one by one. In addition, the latch signals S1 and S2 and S3, Sn has -- and the pulse width which is equivalent to the half period of a clock signal CLX, respectively.

[0076] Under the present circumstances, the 1st latch circuit 1454 in drawing 13 In falling of the latch signal S1, it counts from a top. 1 Motome's scanning line 112, Count from the left, and latch the binary signal Ds to the dot 110 corresponding to the crossover with 1 Motome's signal line 114, next it sets in falling of the latch signal S2. It counts from a top, and it counts from 1 Motome's scanning line 112, and the left, the binary signal Ds to the dot 110 corresponding to the crossover with 2 Motome's signal line 114 is latched, and it counts from a top similarly hereafter. 1 Motome's scanning line 112, It counts from the left and the binary signal Ds to the dot 110 corresponding to the crossover with n Motome's signal line 114 is latched.

[0077] By this, in drawing 10, the binary signal Ds for the dot of one line corresponding to the crossover with 1 Motome's scanning line 112 will be first latched by the 1st latch circuit 1454 in point sequential from a top. In addition, it cannot be overemphasized that the data-conversion circuit 300 changes and outputs the gradation data D0-D3 of each dot to a binary signal Ds according to the timing of the latch by the 1st latch circuit 1454.

[0078] Next, if a clock signal CLY falls and the scan signal G1 is outputted, as a result of counting from a top in drawing 10 and choosing 1 Motome's scanning line 112, the transistor 116 of the dot 110 corresponding to the crossover with the scanning line 112 concerned serves as ON altogether. On the other hand, the latch pulse LP is outputted by falling of the clock signal CLY concerned. And it is a data signal d1, d2, and d3 to each of the signal line 114 which corresponds the binary signal Ds to which the 2nd latch circuit 1456 was latched by the 1st latch circuit 1454 in point sequential in the falling timing of this latch pulse LP through the potential selection circuitry 1458, It supplies all at once as -- and dn. For this reason, from a top, it will count and the store of a data signal d1, d2, and d3, --, dn will be simultaneously performed in the dot 110 of the 1st line.

[0079] In parallel to this store, the binary signal Ds for the dot of one line corresponding to the crossover with 2 Motome's scanning line 112 is latched by the 1st latch circuit 1454 in point sequential from a top in drawing 10. And it is repeated until the scan signal Gm corresponding to m Motome's scanning line 112 in the same actuation as henceforth is outputted. Namely, it sets at 1 horizontal-scanning period (1H) when a certain scan signal Gi (integer with which i fills  $1 \leq i \leq m$ ) is outputted. the data signal d1 which receives one line of the dot 110 corresponding to i Motome's scanning line 112, d2, and d3, the dot order of the binary signal Ds which receives one line of -- and the dot 110 corresponding to the store of dn, and Motome's (i+1) scanning line 112 -- degree latch of-like will be performed in parallel. In addition, the data signal written in the dot 110 is held to the store in the next subfield Sf2.

[0080] It is repeated whenever the start pulse DY as which the same actuation as the following specifies initiation of a subfield is supplied. However, in a subfield SF 2, the level of a binary signal Ds is always H level. Furthermore, after one-frame progress, when the alternating current-ized signal FR is set to H level, the same actuation is repeated in each subfield.

[0081] 3.9. the effectiveness of an operation gestalt -- even if it lessens the number of subfields in one frame by having used the subfield method and the FRC method together as mentioned above according to this operation gestalt, the high number of gradation is securable. That is, since the count written in a dot electrode in one frame as compared with the subfield method which has the same number of gradation (an FRC method is not used together) can be decreased, it becomes possible to stop power consumption.

[0082] Moreover, when compared with the FRC method of the analog active-matrix mold explained in the "background technique" according to this operation gestalt, it is effective in the ability to control a flicker. The reason is explained below. If the figure in the control pattern shown in drawing 17 and drawing 18 is read as a "voltage level", these drawings can be used as they are as a control pattern of an analog active-matrix mold FRC method. However, in this analog active-matrix mold FRC method, a problem on which the fluctuation period of the voltage level impressed to a liquid crystal layer may become very long (for example, four frames), and a flicker is conspicuous arises. [0083] On the other hand, according to this operation gestalt, fluctuation of the voltage level impressed to a liquid crystal layer arises very frequently irrespective of the partial gradation given in each frame (every subfield). For this reason, a flicker stops being able to be conspicuous easily and high-definition image display becomes possible.

[0084] 4. Explain the case where the electrochromatic display of electronic equipment 4.1. <a general



configuration>, next the 1st and 2nd operation gestalt mentioned above and the electro-optic device of the 3rd operation gestalt are applied to pocket mold electronic equipment. In this case, electronic equipment is mainly constituted in preparation for the source 1000 of a display information output, the display information processing circuit 1002, the actuation circuit 1004, an electro-optic device 100 (or 90), and clock generation circuit 1008 list in a power circuit 1010, as shown in drawing 19. Among these, the source 1000 of a display information output outputs display information, such as a picture signal of a predetermined format, to the display information processing circuit 1002 based on the clock signal from the clock generation circuit 1008 including memory, such as ROM (Read Only Memory) and RAM (Random Access Memory), the tuning circuit which aligns and outputs storage units, such as an optical disk unit, and a picture signal.

[0085] Moreover, the display information processing circuit 1002 carries out sequential generation of the digital signal from the display information inputted based on the clock signal including various well-known processing circuits, such as magnification and a polarity-reversals circuit, a rotation circuit, a gamma correction circuit, and a clamping circuit, etc., and outputs it to the actuation circuit 1004 with timing signals and control signals, such as a clock signal CLK. Furthermore, the actuation circuit 1004 includes the scan electrode actuation circuit 120 mentioned above, the inspection circuit used [ in / further / it is equivalent to the signal-electrode actuation circuit 140 etc., and / a manufacture process ] for inspection. A power circuit 1010 supplies a predetermined power source to each circuit, and is the thing of a concept also including the power circuit 190 mentioned above here.

[0086] The example which applied 4.2. <a mobile mold computer>, next the above-mentioned electro-optic device to the personal computer of a mobile mold is explained. Drawing 20 (b) is the front view showing the configuration of this personal computer. In drawing, the mobile mold computer 5200 consists of the body section 5204 equipped with the keyboard 5202, and a display unit 5206. This display unit 5206 is constituted by adding a back light behind the electro-optic device 100 (or 90) described previously.

[0087] 4.3. <a cellular-phone machine> -- the example which applied the above-mentioned electro-optic device to the cellular-phone machine is explained further. Drawing 20 (c) is the perspective view showing the configuration of this cellular-phone machine. In drawing, the cellular-phone machine 5300 is equipped with an electro-optic device 100 (or 90) with the ear piece 5304 besides two or more manual operation buttons 5302, and a speaker 5306. A back light is prepared in that back also at this electro-optic device 100 if needed.

[0088] 4.4. <a projector> -- first, even if it uses the electro-optic device 90 of the 3rd operation gestalt as a light valve of a projection mold indicating equipment, it is suitable. Then, the projector 5400 which is a projection mold indicating equipment using this electro-optic device is explained. Drawing 20 (a) is the outline block diagram showing the important section of a projection mold display. Among drawing, a dichroic mirror and liquid crystal light modulation equipment according [ 5449 / 5443, 5448 and / 5445 / a reflective mirror and / 90R, 90G, and 90B ] to the above-mentioned electro-optic device in an incidence lens and 5446 according [ a relay lens and 5447 ] to an outgoing radiation lens, and 5451 show a cross dichroic prism, and, in the light source, and 5442 and 5444, 5437 shows [ 5431 ] a projector lens. The light source 5431 consists of a reflector 5441 which reflects the light of the lamps 5440, such as metal halide, and a lamp. The dichroic mirror 5442 of blue glow and a green light echo reflects blue glow and green light while making the red light of the flux of lights from the light source 5431 penetrate. It is reflected by the reflective mirror 5443 and incidence of the transmitted red light is carried out to liquid crystal light modulation equipment 90R for red light. on the other hand, green light is reflected with the dichroic mirror 5444 of a green light echo among the colored light reflected with the dichroic mirror 5442 -- having -- the object for green light -- incidence is carried out to liquid crystal light modulation equipment 90G.

[0089] On the other hand, blue glow also penetrates the 2nd dichroic mirror 5444. In order to prevent the optical loss by the long optical path to blue glow, the light guide means which consists of a relay lens system containing the incidence lens 5445, a relay lens 5446, and the outgoing radiation lens 5447 is established, and incidence of the blue glow is carried out to liquid crystal light modulation equipment 90B for blue glow through this. Incidence of the three colored light modulated by each light modulation equipment is carried out to the cross dichroic prism 5451. As for this prism, the dielectric multilayer in which four rectangular prisms reflect the dielectric multilayer which is stuck and reflects red sunset in that inner surface, and a blue light is formed in the shape of a cross joint. Three colored light is compounded by these dielectric multilayers, and the light showing a color picture is formed. With the projector lens 5437 which is an incident light study system, it is projected on the compounded light on a screen 5452, and an image is expanded and it is displayed.

[0090] 4.5. \*\*\*\*\* which it explained above and also was equipped with the video tape recorder of a liquid crystal television, and a viewfinder mold and a monitor direct viewing type, car navigation equipment, a pager, an electronic notebook, a calculator, a word processor, the workstation, the TV phone, the POS terminal, and the touch panel as <other> electronic equipment is mentioned. And it cannot be overemphasized that can apply the electro-optic device mentioned above to these various electronic equipment.

[0091] 5. Modification this invention is not limited to the operation gestalt mentioned above, and various deformation is possible for it as follows.

[0092] (1) Although each above-mentioned operation gestalt explained the example which applied this invention to the electrochromatic display, it cannot be overemphasized that this invention is not limited to a electrochromatic display and you may apply to monochrome display equipment.

[0093] (2) Moreover, although the number of the scan electrodes which carry out simultaneous actuation was set to "4" if it was in the 1st and 2nd operation gestalt mentioned above, this invention is not restricted to this but should just be an integer more than "1." That is, it is good also as a configuration which chooses two or more scan electrodes simultaneously, and good also as a configuration which it chooses one [ at a time ] in order. Anyway, if it is made to correspond to the number of selection electrodes which carries out simultaneous actuation of the gradation pattern using the technique stated with the operation gestalt, the high-definition display which prevented a flicker and generating of a cross talk etc. will be attained.

[0094] (3) Moreover, although it explained using R (red), G (green), and B (blue) as the three primary colors of a color as a premise if it was in the operation gestalt mentioned above, three colors of C (cyanogen), M (MAZENDA), and Y (yellow) of the complementary color may be used.

[0095] (4) In the above-mentioned 3rd operation gestalt, although the ON section when a dot is always turned on is prepared once within the one-frame period as a subfield SF 1, it may be divided and established in multiple times. Moreover, not only the ON section but a dot may prepare collectively the off section which always becomes off. Thus, the die length of the ON section can be adjusted now by preparing both the ON section and the OFF section, with the die length of an one-frame period fixed.

[0096] (5) Although the driving signal LCOM impressed to a counterelectrode 108 in the above-mentioned 3rd operation gestalt is zero potential, an electrical potential difference may shift the electrical potential difference impressed to each dot with the property of a transistor 116, storage capacitance 119, the capacity of liquid crystal, etc. In such a case, the level of the driving signal LCOM impressed to a counterelectrode 108 may be shifted according to the shift amount of an electrical potential difference.

[0097] (6) Moreover, in the above-mentioned 3rd operation gestalt, although the component substrate 101 which constitutes an electro-optic device was used as amorphous substrates, such as glass and a quartz, and the semi-conductor book film was deposited here, and TFT was formed and being considered as the transparency mold, this invention is not restricted to this. For example, if a reflecting layer is prepared in the component substrate 101 or the opposite substrate 102, it considers as a reflective mold or an opaque semi-conductor substrate constitutes the component substrate 101, the dot electrode 118 is formed from reflexivity metals, such as aluminum, and the opposite substrate 102 is constituted from glass etc., an electro-optic device 90 can be used as a reflective mold.

[0098] (7) Further, although each above-mentioned operation gestalt explained the example which applied this invention to the electro-optic device which used liquid crystal, it is applicable to all the electro-optic devices that perform a gradation display using other electro-optic devices and the dot which performs ON or an off binary display especially. Electroluminescence equipment, a plasma display, etc. can be considered as such an electro-optic device. Especially in the case of organic electroluminescence equipment, there is no need of carrying out alternating current actuation like liquid crystal, and it does not have to carry out polarity reversals.

[0099] (8) Set in the above-mentioned 3rd operation gestalt, and they are the scan signal G1, G2, and G3 -- Although the example which chooses the scanning line 112 sequentially from a top by outputting Gm exclusively one by one was given The selection sequence of the scanning line 112 is not what is limited to this. A scan signal as shown in "G1, G11, G21, --, G2, G12, G22, --, G3, G13, and G23 --" It outputs flying every two or more lines, and you may make it choose the scanning line 112 of all lines in 1 subfield.

[0100]

[Effect of the Invention] As explained above, according to this invention, in the electro-optic device which performs the gradation display by the FRC method, it becomes possible to prevent that display grace falls on specific gradation level.



---

[Translation done.]

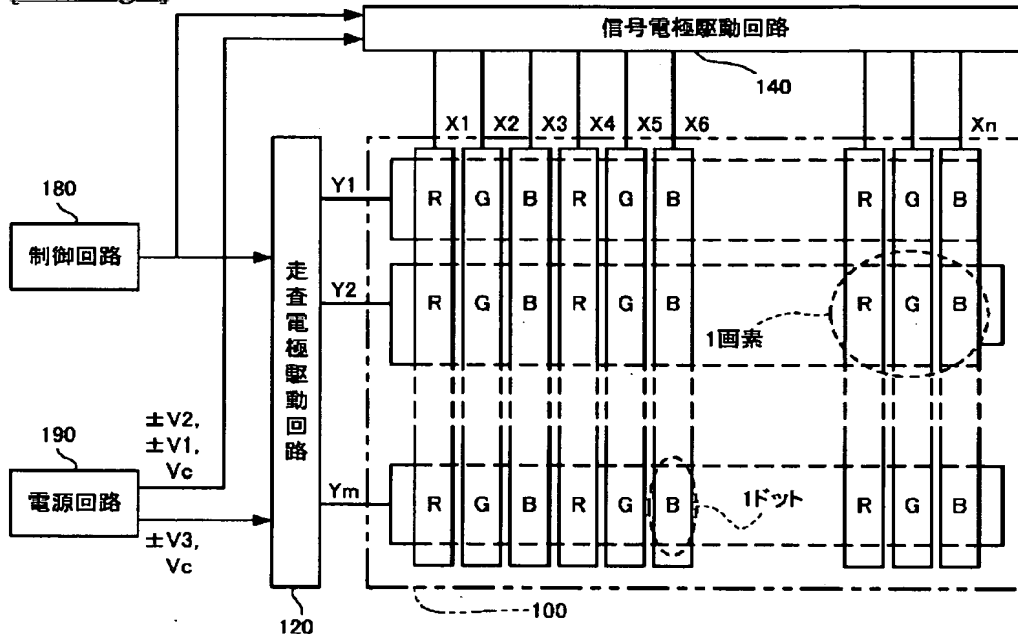
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

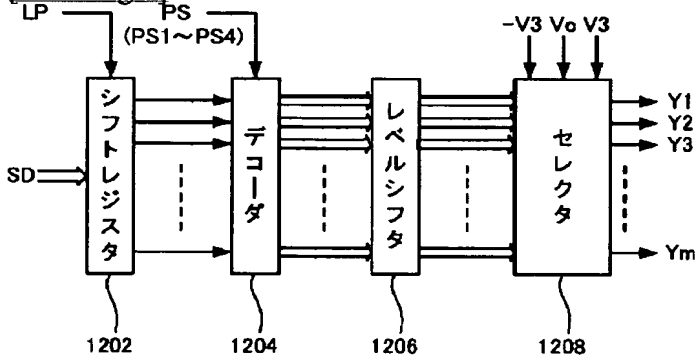
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

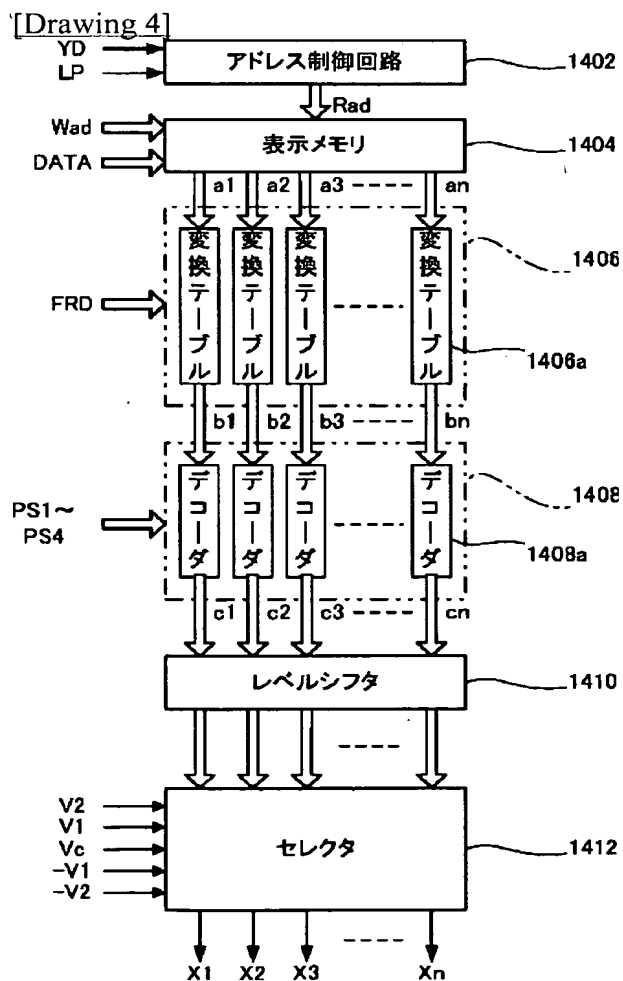
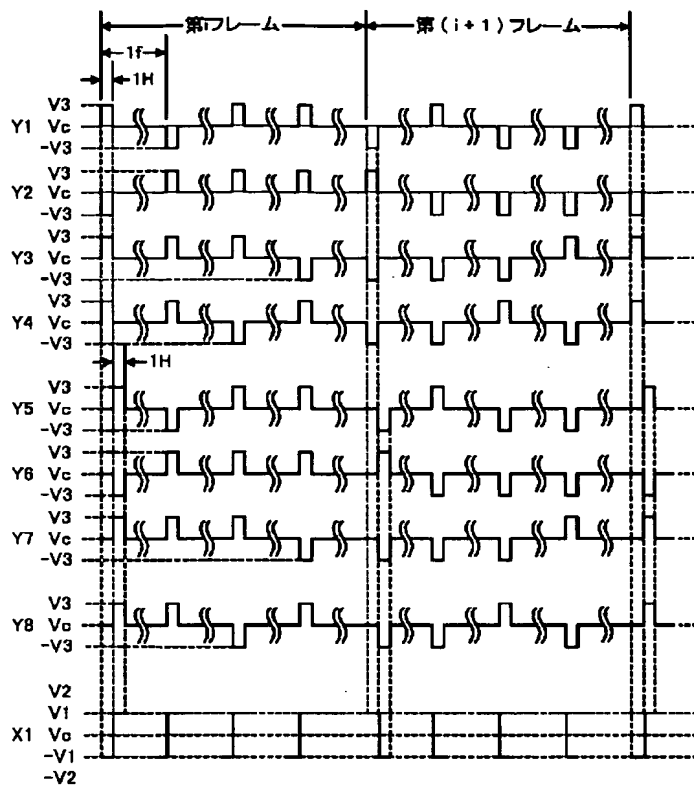
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Drawing 5]

(a) (R, G, B)  
= (00, 00, 00)

第4nライン  
第4n+1ライン  
第4n+2ライン  
第4n+3ライン

A	B	C
RGB	RGB	RGB

(b) (R, G, B)  
= (01, 01, 01)

A	B	C
RGB	RGB	RGB

(c) (R, G, B)  
= (10, 10, 10)

A	B	C
RGB	RGB	RGB

(d) (R, G, B)  
= (11, 11, 11)

第4nライン  
第4n+1ライン  
第4n+2ライン  
第4n+3ライン

A	B	C
RGB	RGB	RGB

(e) (R, G, B)  
= (01, 00, 00)

A	B	C
RGB	RGB	RGB

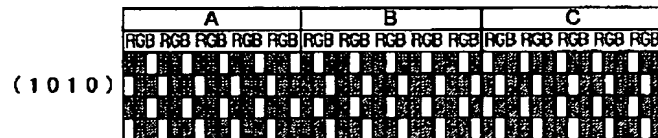
(f) (R, G, B)  
= (10, 00, 00)

A	B	C
RGB	RGB	RGB

[Drawing 6]

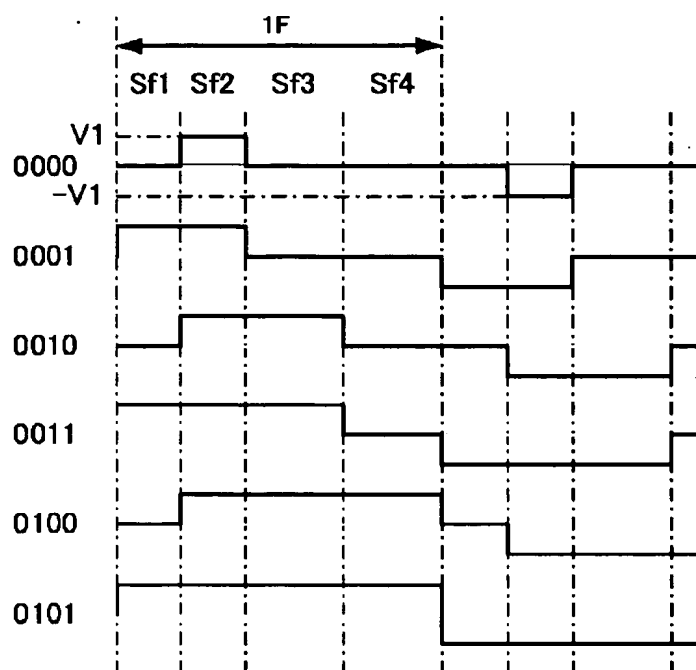
	A	B	C
(0000)	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB
(0001)	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB
(0010)	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB
(0011)	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB
(0100)	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB	RGB RGB RGB RGB RGB

[Drawing 7]

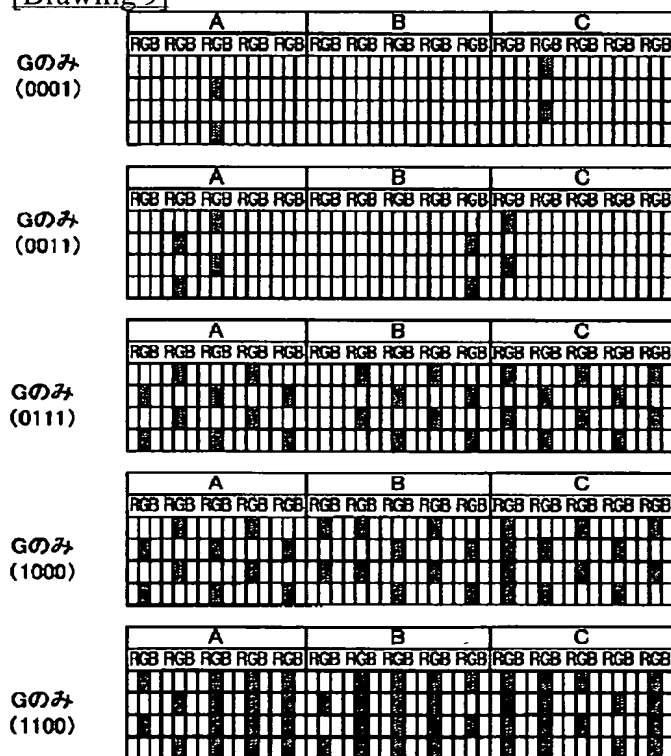


	A					B					C				
	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB	RGB
(1111)															

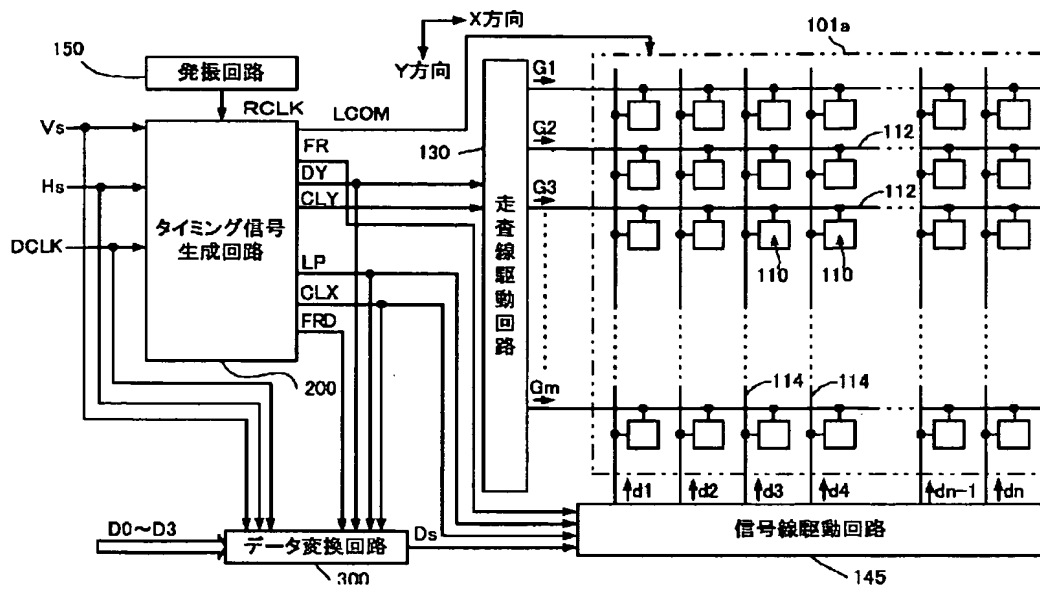
9/8/2006



[Drawing 9]



[Drawing 10]



[Drawing 17]

	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0000)	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0	0	0	0	0

	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0001)	1	0	0	0	0	0	1	0	1	0	1	0
	0	0	1	0	1	0	1	0	1	0	0	0
	0	1	0	1	0	0	0	0	0	0	0	1
	1	0	0	0	0	1	0	1	0	1	0	0

	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0010)	1	1	0	1	0	1	0	1	1	0	1	1
	1	0	1	0	1	1	1	1	1	0	1	0
	0	1	1	1	1	0	1	0	1	0	1	0
	1	1	0	1	0	1	0	1	1	0	1	1

	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0011)	1	1	1	1	1	1	1	1	1	1	1	1
	1	1	1	1	1	1	1	1	1	1	1	1
	1	1	1	1	1	1	1	1	1	1	1	1
	1	1	1	1	1	1	1	1	1	1	1	1

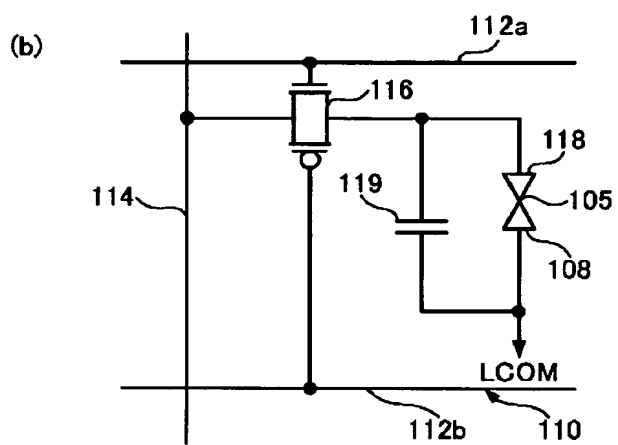
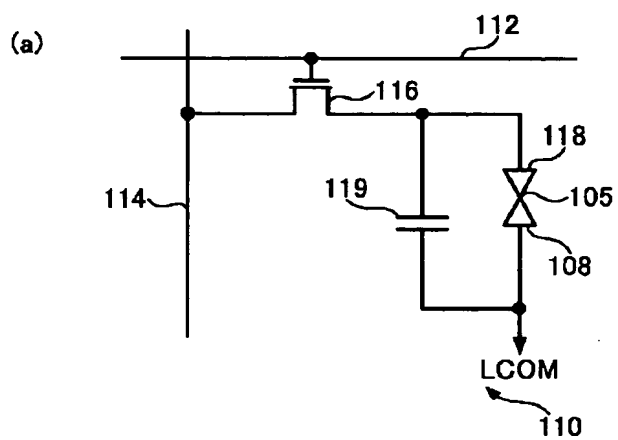
	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0100)	2	1	1	1	1	2	1	2	1	2	1	2
	1	1	2	1	2	1	2	1	1	2	1	1
	1	2	1	2	1	1	1	1	1	2	1	2
	2	1	1	1	1	2	1	2	1	2	1	2

	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0101)	2	2	1	2	1	2	1	2	2	2	1	2
	2	1	2	1	2	2	2	2	2	2	1	2
	1	2	2	2	2	1	2	1	2	1	2	2
	2	2	1	2	1	2	1	2	1	2	2	2

	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0110)	2	2	2	2	2	2	2	2	2	2	2	2
	2	2	2	2	2	2	2	2	2	2	2	2
	2	2	2	2	2	2	2	2	2	2	2	2
	2	2	2	2	2	2	2	2	2	2	2	2

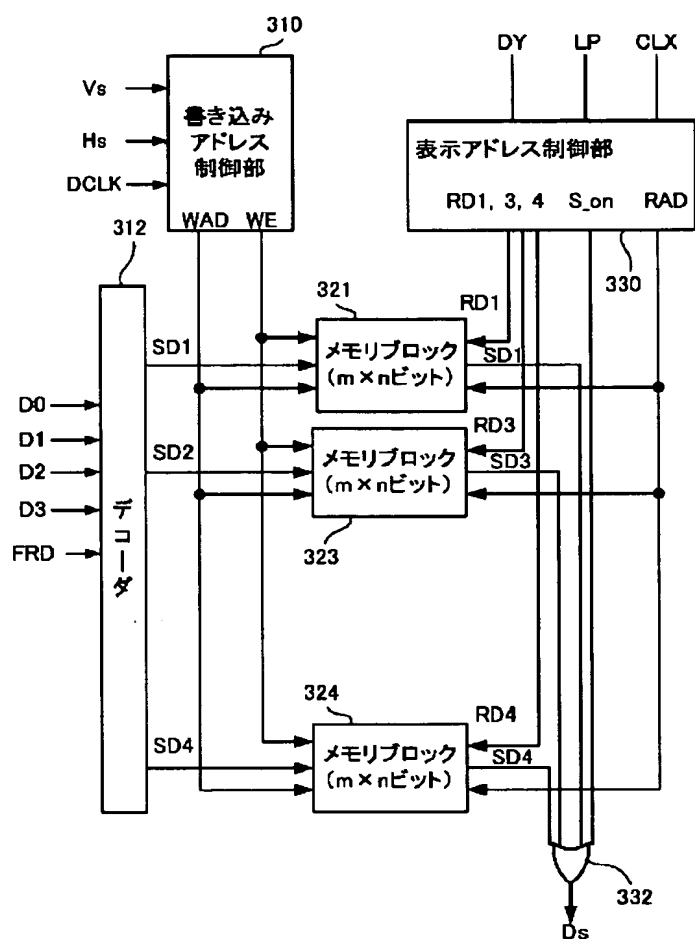
	A				B				C			
	R	G	B	R	G	B	R	G	B	R	G	B
(0111)	3	2	2	2	2	3	2	3	2	3	2	2
	2	2	3	2	3	2	3	2	3	2	2	2
	2	3	2	3	2	2	2	2	2	2	3	3
	3	2	2	2	2	3	2	3	2	3	2	2

[Drawing 11]

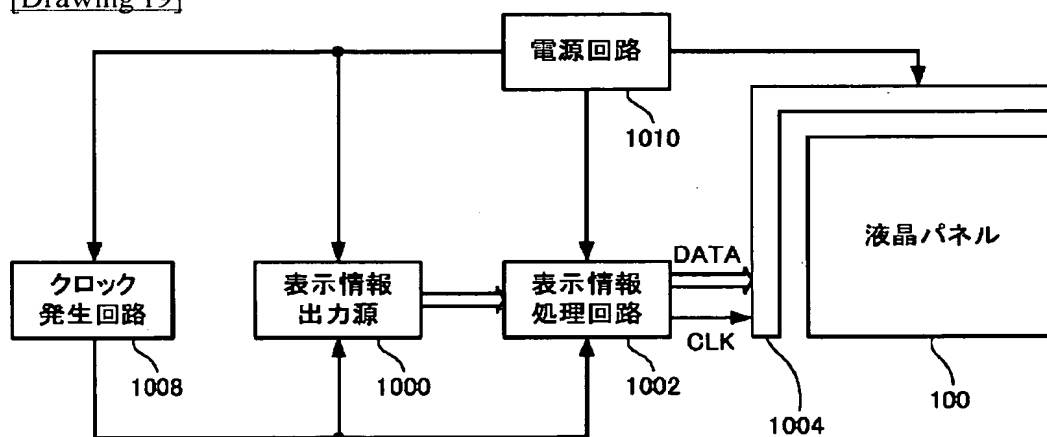


[Drawing 12]

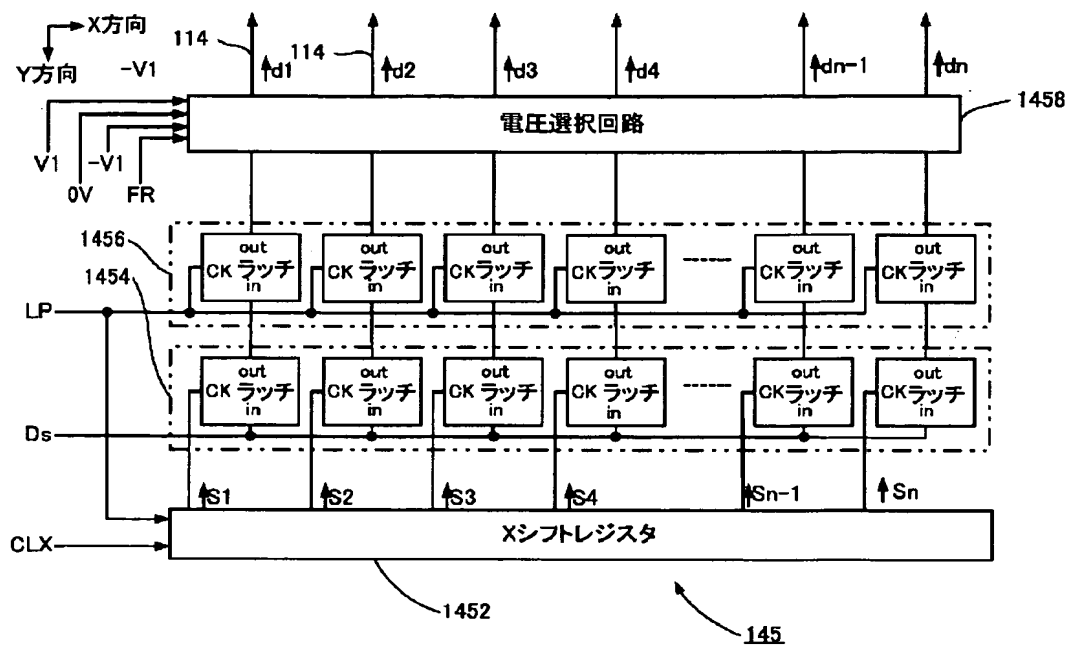
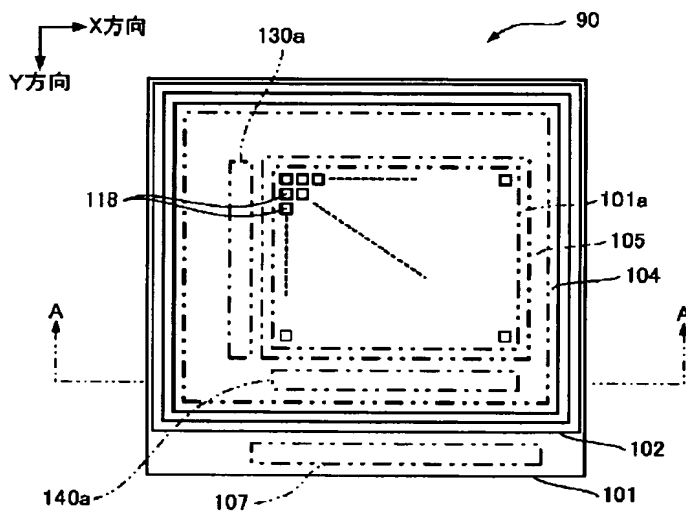




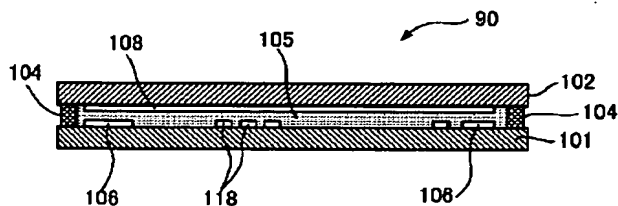
[Drawing 19]



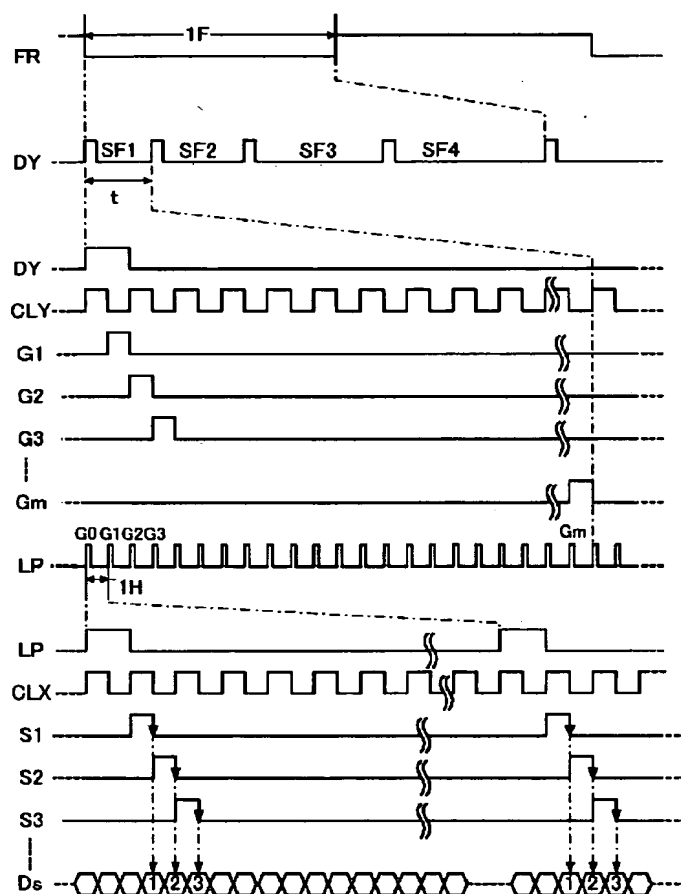
[Drawing 13]

[Drawing 15]  
(a)

(b)



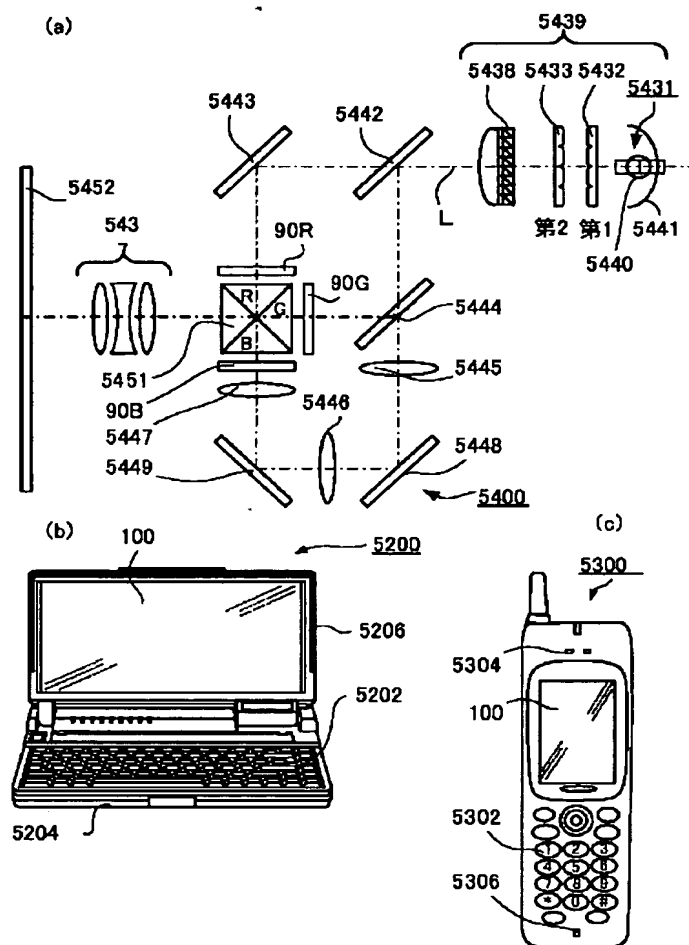
[Drawing 16]



[Drawing 18]

	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>3</td><td>3</td><td>2</td></tr> <tr><td>3</td><td>2</td><td>3</td></tr> <tr><td>2</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>3</td><td>2</td></tr> <tr><td>2</td><td>3</td><td>3</td></tr> </table>	A	B	C	R	G	B	3	3	2	3	2	3	2	3	3	3	3	2	2	3	3	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>3</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>3</td><td>3</td></tr> </table>	A	B	C	R	G	B	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3	3			
A	B	C																																																
R	G	B																																																
3	3	2																																																
3	2	3																																																
2	3	3																																																
3	3	2																																																
2	3	3																																																
A	B	C																																																
R	G	B																																																
3	3	3																																																
3	3	3																																																
3	3	3																																																
3	3	3																																																
3	3	3																																																
3	3	3																																																
(1000)	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>4</td><td>3</td><td>3</td></tr> <tr><td>3</td><td>4</td><td>3</td></tr> <tr><td>3</td><td>4</td><td>3</td></tr> <tr><td>3</td><td>4</td><td>3</td></tr> <tr><td>4</td><td>3</td><td>3</td></tr> <tr><td>4</td><td>3</td><td>3</td></tr> </table>	A	B	C	R	G	B	4	3	3	3	4	3	3	4	3	3	4	3	4	3	3	4	3	3	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>4</td><td>4</td><td>3</td></tr> <tr><td>4</td><td>3</td><td>4</td></tr> <tr><td>4</td><td>3</td><td>4</td></tr> <tr><td>3</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>4</td><td>3</td></tr> <tr><td>4</td><td>4</td><td>3</td></tr> </table>	A	B	C	R	G	B	4	4	3	4	3	4	4	3	4	3	4	4	4	4	3	4	4	3
A	B	C																																																
R	G	B																																																
4	3	3																																																
3	4	3																																																
3	4	3																																																
3	4	3																																																
4	3	3																																																
4	3	3																																																
A	B	C																																																
R	G	B																																																
4	4	3																																																
4	3	4																																																
4	3	4																																																
3	4	4																																																
4	4	3																																																
4	4	3																																																
(1010)	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>4</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>4</td><td>4</td></tr> </table>	A	B	C	R	G	B	4	4	4	4	4	4	4	4	4	4	4	4	4	4	4	4	4	4	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>5</td><td>4</td><td>4</td></tr> <tr><td>4</td><td>5</td><td>4</td></tr> <tr><td>4</td><td>5</td><td>4</td></tr> <tr><td>4</td><td>5</td><td>4</td></tr> <tr><td>5</td><td>4</td><td>4</td></tr> <tr><td>5</td><td>4</td><td>4</td></tr> </table>	A	B	C	R	G	B	5	4	4	4	5	4	4	5	4	4	5	4	5	4	4	5	4	4
A	B	C																																																
R	G	B																																																
4	4	4																																																
4	4	4																																																
4	4	4																																																
4	4	4																																																
4	4	4																																																
4	4	4																																																
A	B	C																																																
R	G	B																																																
5	4	4																																																
4	5	4																																																
4	5	4																																																
4	5	4																																																
5	4	4																																																
5	4	4																																																
(1100)	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>5</td><td>5</td><td>4</td></tr> <tr><td>5</td><td>4</td><td>5</td></tr> <tr><td>4</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>4</td></tr> <tr><td>5</td><td>5</td><td>4</td></tr> <tr><td>5</td><td>5</td><td>4</td></tr> </table>	A	B	C	R	G	B	5	5	4	5	4	5	4	5	5	5	5	4	5	5	4	5	5	4	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> </table>	A	B	C	R	G	B	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5
A	B	C																																																
R	G	B																																																
5	5	4																																																
5	4	5																																																
4	5	5																																																
5	5	4																																																
5	5	4																																																
5	5	4																																																
A	B	C																																																
R	G	B																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
(1110)	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> </table>	A	B	C	R	G	B	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	<table> <tr><th>A</th><th>B</th><th>C</th></tr> <tr><td>R</td><td>G</td><td>B</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> <tr><td>5</td><td>5</td><td>5</td></tr> </table>	A	B	C	R	G	B	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5
A	B	C																																																
R	G	B																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
A	B	C																																																
R	G	B																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																
5	5	5																																																

[Drawing 20]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**